

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2004 年12 月16 日 (16.12.2004)

PCT

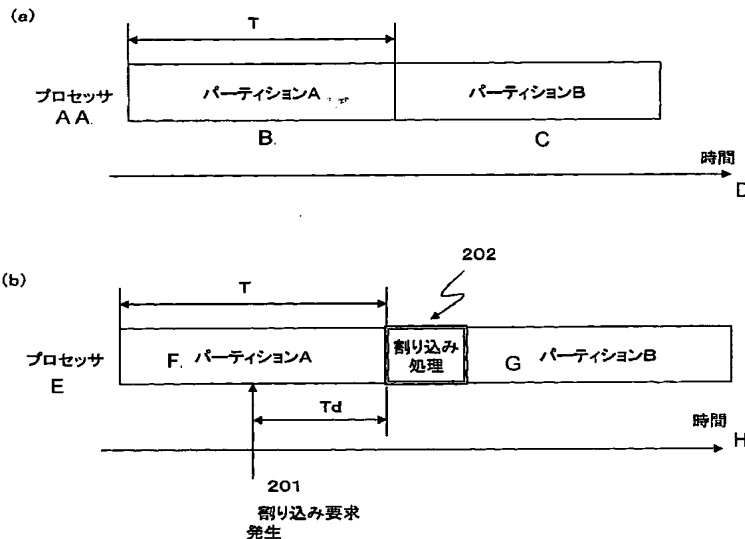
(10) 国際公開番号  
WO 2004/109512 A1

- (51) 国際特許分類: G06F 9/46 (72) 発明者; および  
(21) 国際出願番号: PCT/JP2004/006608 (75) 発明者/出願人 (米国についてのみ): 戸川 敦之 (TO-GAWA, Atsushi) [JP/JP]; 〒1410001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP).  
(22) 国際出願日: 2004 年5 月11 日 (11.05.2004) (74) 代理人: 宮田 正昭, 外 (MIYATA, Masaaki et al.); 〒1040041 東京都中央区新富一丁目1番7号 銀座ティークイビル 澤田・宮田・山田特許事務所 Tokyo (JP).  
(25) 国際出願の言語: 日本語 (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,  
(26) 国際公開の言語: 日本語  
(30) 優先権データ: 特願2003-157565 2003 年6 月3 日 (03.06.2003) JP  
(71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001 東京都品川区北品川6丁目7番35号 Tokyo (JP).

[続葉有]

(54) Title: INFORMATION PROCESSING DEVICE, PROCESS CONTROL METHOD, AND COMPUTER PROGRAM

(54) 発明の名称: 情報処理装置、プロセス制御方法、並びにコンピュータ・プログラム



AA...PROCESSOR  
B...PARTITION A  
C...PARTITION B  
D...TIME  
E...PROCESSOR  
F...PARTITION A  
G...PARTITION B  
H...TIME  
201...INTERRUPT REQUEST GENERATED  
202...INTERRUPT PROCESSING

(57) Abstract: In a process control based on partition setting which is a process corresponding to a plurality of operating systems (OS), it is possible to realize effective processing of an interrupt request. In the process control switching/controlling the process according to a plurality of OS, an interrupt process partition as an interrupt process execution period corresponding to the interrupt process request is set while being matched with a predetermined partition switching timing. Moreover, the maximum allowable delay time and the minimum allowable delay time are considered when setting the processing schedule. With this configuration, it is possible to suppress the increase of the partition switching processes basically to only by once, thereby enabling an effective data processing.

(57) 要約: 複数のオペレーティングシステム (OS) に対応する処理であるパーティション設定に基づく処理制御において、割り込み要求を効率的に処理可能とする構成を実現する。複数のOSに基づく処理を切り替え制御するプロセス制御において、割り込み処理要求に対応する割り込み処理実行期間としての割り込み処理パーティションを、予め設定されたパーティション切り替えタイミングに一致させて設定する構成とした。また最大許容遅延時間、最小許容遅延時間を考慮

して処理スケジュールを設定する。本構成により、パーティション切り替え処理の増加を基本的に1回のみを抑えることが可能となり、効率的な

[続葉有]

WO 2004/109512 A1



NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,  
SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,  
VC, VN, YU, ZA, ZM, ZW.

BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN,  
TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF,

添付公開書類:

- 国際調査報告書
- 補正書・説明書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

## 明 細 書

情報処理装置、プロセス制御方法、並びにコンピュータ・プログラム

## 5 技術分野

本発明は、情報処理装置、プロセス制御方法、並びにコンピュータ・プログラムに関する。詳細には、割り込み要求処理の実行タイミングの管理により最適なデータ処理を実現する情報処理装置、プロセス制御方法、並びにコンピュータ・プログラムに関する。

## 背景技術

一般に、コンピュータ・システムは、周辺ハードウェアにおいてソフトウェアの介在が必要な事象が発生した際に、割り込み要求をプロセッサに送出することによって、その時点で実行されていたプログラムの実行を中断し、割り込み処理プログラムを起動する機構を有する。

一方、近年のプロセッサは、例えば以下の a ~ c の機構を採用することによってその性能を飛躍的に高めている。すなわち、

- a. キャッシュメモリ
- b. 多数のレジスタ
- c. 分岐予測機構

ところが、これらの機構は、割り込み処理のように、あらかじめ予測できない時点に制御の流れが変化する処理に対する性能が相対的に低い。

一方、いわゆるギガビットイーサネット（登録商標）などのように例えば  $12 \mu s e c$  毎の割り込みが発生し得る高速な通信機構では、高頻度の割り込み要求が発生する。例えば、 $1 G b p s$  の通信速度で  $1500$  バイトのパケット

を受信した場合、12マイクロ秒毎に1パケットを受信することになる。パケット受信毎に割り込みを発生するという一般的なハードウェア構成を採用した場合、12マイクロ秒ごとに割り込み処理を行う必要が生じることになる。

- 5      また、セットトップボックスなどのように、内部に多数の割り込み要求発生源を格納する必要があるシステムにおいても、割り込み処理に費やされる時間が全処理時間に占める割合が高くなる傾向がある。

10      仮に、割り込み要求発生間隔が予測可能であれば、オペレーティングシステムによるタイマデバイスのポーリングによって、この問題を解決することが可能である。この構成については、例えば非特許文献1（Mohit Aron and Peter Druschel, Soft Timers: Efficient Microsecond Software Timer Support for Network Processing, ACM Transactions on Computer Systems, Vol. 18, No. 3, August 2000）に記載されている。

15

しかし、あらかじめ割り込み要求発生間隔が予測できない割り込み発生源では、このような手法を適用することができない。割り込みの発生頻度の増加によるオーバーヘッド増大という問題は、個々のオペレーティングシステム（OS）の問題を引き起こすばかりでなく、複数のOSを一つのシステム上で同時に動作させるためのOSスケジューリングを実行するパーティション管理ソフトウェア  
20      においても重大な問題となる。

1つのシステム上に複数のOSを搭載した場合、各OSの実行する処理は、システムで共通のハードウェア、すなわちCPUやメモリ等を利用することになるため、各OSの実行処理を時系列に順次切り替えて実行することが必要となる。このようなOSスケジューリングを実行するのがパーティション管理ソフトウェアである。パーティションは各OSに対応する処理である。

25

例えば1つのシステムにOS（ $\alpha$ ）とOS（ $\beta$ ）の2つのオペレーティング

システムが並存する場合、OS ( $\alpha$ ) の処理をパーティションAとし、OS ( $\beta$ ) の処理をパーティションBとすると、パーティション管理ソフトウェアは、パーティションAとパーティションBの実行スケジュールを決定し、決定したスケジュールに基づいて、各OSにおける処理を実行する。

5

このように複数OSを一つのシステム上で動作させる環境において、ある割り込み処理が特定のパーティションで動作しているOS ( $\alpha$ ) のみにおいて実行可能である場合、割り込み要求発生時点で動作しているパーティションが割り込み処理に適応しないOS ( $\beta$ ) のパーティション (B) である場合は、パーティション (B) の処理を中断し、OS ( $\alpha$ ) を適用して割り込み処理を実行し、割り込み処理の実行後にパーティション (B) の処理を再開するといった処理が行われる。このように割り込み要求の処理には、パーティション切り替えが頻繁に行われることになる。

10

また、従来のパーティション管理方式として、割り込みの発生とは無関係に管理下の各OSに対応するパーティションの実行タイミングを定める構成としたものもある。このような方式では、割り込み要求が発生した場合、予めスケジュール済みの管理下OSに対応するパーティションを変更せずに割り込み要求に対応するパーティションの設定を行うことになる。既にスケジュール設定済みのパーティションが長期間にわたって存在する場合なには、割り込み要求の処理の実行開始までに長時間の待機を要する場合があった。

15  
20

このように、管理下のOSの処理 (パーティション) を優先し、割り込み要求の処理を管理下のOSの処理 (パーティション) の空き時間まで待機して実行する従来型のパーティション管理方式では、応答時間に対する要求が厳しい割り込み要求発生源が存在する場合には、適切な割り込み要求処理が実行されず、通信エラーなどのデータ処理エラーを引き起こす可能性があった。

25

本発明は、上述の従来技術における問題点に鑑みてなされたものであり、複数OSが搭載され、パーティション管理により各OSの処理が実行されるシステムにおいて、割り込み要求に応じて最適な処理タイミングを決定して実行することで、割り込み要求に対する処理に基づくオーバヘッド増大を防止してシステム全体の効率的な処理を実現するとともに、割り込み要求に対する許容時間を越える待機等に基づく処理エラーの発生を防止した情報処理装置、プロセス制御方法、並びにコンピュータ・プログラムを提供することを目的とする。

- 10 本発明の第1の側面は、  
複数のオペレーティングシステム（OS）を格納した記憶部と、  
前記複数のOSに基づく処理を実行するプロセッサと、  
前記複数のOS各々の処理として規定されるパーティションを時間軸に沿ってスケジューリングし、スケジューリングに沿ったパーティション切り替え  
15 制御に基づいて前記複数OSの切り換え制御を実行するプロセス管理手段とを有する情報処理装置であり、  
前記プロセス管理手段は、  
割り込み処理要求に対応する割り込み処理実行期間としての割り込み処理パーティションを、予め設定されたパーティション切り替えタイミングに一致  
20 させて設定し、パーティションスケジュールにおいて予定された1つのパーティションの終了に続く処理として前記OSのいずれかにおいて割り込み処理を実行させるプロセス制御を行う構成を有することを特徴とする情報処理装置にある。
- 25 さらに、本発明の情報処理装置の一実施態様において、前記プロセス管理手段は、前記割り込み処理パーティションを、割り込み要求発生後の最も早いタイミングのパーティション切り替えタイミングに一致させて設定する処理を実行する構成であることを特徴とする。

さらに、本発明の情報処理装置の一実施態様において、前記プロセス管理手段は、割り込み処理要求が最大許容遅延時間の設定された要求であり、割り込み処理要求の発生から最大許容遅延時間以内に、予め設定されたパーティション切り替えタイミングがない場合は、実行中のパーティションを中断し、割り込み処理を実行させるプロセス制御を行う構成を有することを特徴とする。

さらに、本発明の情報処理装置の一実施態様において、前記複数のOSに基づく処理を実行するプロセッサは並列に動作可能な複数のプロセッサを有する構成であり、前記プロセス管理手段は、前記複数のプロセッサの各々について、前記パーティションを時間軸に沿ってスケジューリングし、各プロセッサについてのパーティションスケジュールに沿ったパーティション切り替え制御を実行する構成であり、前記割り込み処理パーティションを、前記複数のプロセッサに対応する複数のパーティションスケジュールの1つを選択し、該選択したパーティションスケジュール中のパーティション切り替えタイミングに一致させて設定する処理を実行する構成であることを特徴とする。

さらに、本発明の情報処理装置の一実施態様において、前記プロセス管理手段は、複数のパーティションスケジュール中、割り込み要求発生後、最も早いタイミングのパーティション切り替えタイミングを持つパーティションスケジュールを選択し、最も早いタイミングのパーティション切り替えタイミングに一致させて前記割り込み処理パーティションを設定する処理を実行する構成であることを特徴とする。

さらに、本発明の情報処理装置の一実施態様において、前記プロセス管理手段は、割り込み処理要求が最小許容遅延時間の設定された要求である場合において、割り込み処理要求の発生から最小許容遅延時間以後に発生する予め設定されたパーティション切り替えタイミングに一致させて前記割り込み処理パーティションを設定する処理を実行する構成であることを特徴とする。

さらに、本発明の情報処理装置の一実施態様において、前記プロセス管理手段は、割り込み処理要求に対応する割り込み処理が予め設定されたパーティションスケジュールに規定されたスケジュール済みパーティションにおいて実行可能である場合において、該割り込み処理を前記スケジュール済みパーティションにおいて実行させる処理を行う構成であることを特徴とする。

さらに、本発明の情報処理装置の一実施態様において、前記複数のOSに基づく処理を実行するプロセッサは並列に動作可能な複数のプロセッサを有する構成であり、前記プロセス管理手段は、各プロセッサに対応するプロセス制御を実行するプロセッサ対応のパーティション切り替えモジュールを有する構成であることを特徴とする。

さらに、本発明の情報処理装置の一実施態様において、前記パーティション切り替えモジュールは、パーティション切り替えモジュールの対応付けられたプロセッサの処理可能な割り込み要求発生源情報としての割り込みグループ情報を有するとともに、割り込みグループ毎に設定された割り込み要求待ち行列として設定される複数の割り込みグループ別保留キューから前記割り込みグループ情報によって判別されるプロセッサによって処理可能なグループに対応する保留キューに格納された割り込み要求のエントリに関する処理を実行する構成であることを特徴とする。

さらに、本発明の第2の側面は、

複数のオペレーティングシステム(OS)に基づく処理を切り替え制御するプロセス制御方法であり、

割り込み処理要求の発生を検出するステップと、

前記割り込み処理要求に対応する割り込み処理実行期間としての割り込み処理パーティションを、予め設定されたパーティション切り替えタイミングに一致させて設定する割り込み処理パーティション設定ステップと、

前記割り込み処理パーティション設定情報に従って、パーティションスケジ



ュールにおいて予定された1つのパーティションの終了に続く処理として前記OSのいずれかにおいて割り込み処理を実行する割り込み処理実行ステップと、

を有することを特徴とするプロセス制御方法にある。

5

さらに、本発明のプロセス制御方法の一実施態様において、前記割り込み処理パーティション設定ステップは、前記割り込み処理パーティションを、割り込み要求発生後の最も早いタイミングのパーティション切り替えタイミングに一致させて設定する処理を実行することを特徴とする。

10

さらに、本発明のプロセス制御方法の一実施態様において、前記割り込み処理パーティション設定ステップは、割り込み処理要求が最大許容遅延時間の設定された要求であり、割り込み処理要求の発生から最大許容遅延時間以内に、予め設定されたパーティション切り替えタイミングがない場合は、実行中のパーティションを中断し、中断部に割り込み処理パーティションを設定することを特徴とする。

15

さらに、本発明のプロセス制御方法の一実施態様において、前記プロセス制御方法は、さらに、前記複数のOSに基づく処理を実行する複数のプロセッサの各々について、前記パーティションを時間軸に沿ってスケジューリングし、各プロセッサについてのパーティションスケジュールに沿ったパーティション切り替え制御を実行するステップを有し、前記割り込み処理パーティション設定ステップは、前記複数のプロセッサに対応する複数のパーティションスケジュールの1つを選択し、該選択したパーティションスケジュール中のパーティション切り替えタイミングに一致させて割り込み処理パーティションを設定することを特徴とする。

20

25

さらに、本発明のプロセス制御方法の一実施態様において、前記割り込み処理パーティション設定ステップは、複数のパーティションスケジュール中、割

り込み要求発生後、最も早いタイミングのパーティション切り替えタイミングを持つパーティションスケジュールを選択し、最も早いタイミングのパーティション切り替えタイミングに一致させて前記割り込み処理パーティションを設定する処理を実行することを特徴とする。

5

さらに、本発明のプロセス制御方法の一実施態様において、前記割り込み処理パーティション設定ステップは、割り込み処理要求が最小許容遅延時間の設定された要求である場合において、割り込み処理要求の発生から最小許容遅延時間以後に発生する予め設定されたパーティション切り替えタイミングに一致させて前記割り込み処理パーティションを設定する処理を実行する構成であることを特徴とする。

10

さらに、本発明のプロセス制御方法の一実施態様において、前記プロセス制御方法は、さらに、割り込み処理要求に対応する割り込み処理が予め設定されたパーティションスケジュールに規定されたスケジュール済みパーティションにおいて実行可能である場合において、該割り込み処理を前記スケジュール済みパーティションにおいて実行させるステップを有することを特徴とする。

15

さらに、本発明の第3の側面は、

20

複数のオペレーティングシステム（OS）に基づく処理を切り替え制御するプロセス制御を実行するコンピュータ・プログラムであり、

割り込み処理要求の発生を検出するステップと、

前記割り込み処理要求に対応する割り込み処理実行期間としての割り込み処理パーティションを、予め設定されたパーティション切り替えタイミングに

25

一致させて設定する割り込み処理パーティション設定ステップと、

前記割り込み処理パーティション設定情報に従って、パーティションスケジュールにおいて予定された1つのパーティションの終了に続く処理として前記OSのいずれかにおいて割り込み処理を実行する割り込み処理実行ステップと、

を有することを特徴とするコンピュータ・プログラムにある。

本発明の構成によれば、複数のオペレーティングシステム（OS）に基づく処理を切り替え制御するプロセス制御において、割り込み処理要求に対応する  
5 割り込み処理実行期間としての割り込み処理パーティションを、予め設定されたパーティション切り替えタイミングに一致させて設定する構成としたので、割り込み要求に対応するパーティション切り替え処理の増加を1回のみに抑えることが可能となり、処理負荷の増大を防止し、効率的なデータ処理を実行することが可能となる。

10

さらに、本発明の構成によれば、割り込み処理要求に、最大許容遅延時間、あるいは最小許容遅延時間が設定されている場合、これらの許容時間内にパーティション切り替えが発生した場合は、その切り替えタイミングに割り込み処理パーティションを設定し、これらの許容時間内にパーティション切り替えが  
15 発生しなかった場合は、強制割り込みを行うなど、各割り込み要求に対応した処理を実行する構成であるので、処理エラーを発生させることない構成が実現される。

さらに、本発明の構成によれば、マルチプロセッサシステムにおいて複数OSによる処理が並列に実行可能な構成では、複数のプロセッサに対応する複数の  
20 パーティションスケジュールの1つを選択し、選択したパーティションスケジュール中のパーティション切り替えタイミングに一致させて割り込み処理パーティションを設定する構成としたので、複数のパーティションスケジュール中、割り込み要求発生後、最も早いタイミングのパーティション切り替え  
25 イミングに割り込み要求を実行させることが可能となり、さらに効率的なデータ処理が可能となる。

なお、本発明のコンピュータ・プログラムは、例えば、様々なプログラム・コードを実行可能な汎用コンピュータ・システムに対して、コンピュータ可読

な形式で提供する記憶媒体、通信媒体、例えば、CDやDVD、MOなどの記憶媒体、あるいは、ネットワークなどの通信媒体によって提供可能なコンピュータ・プログラムである。このようなプログラムをコンピュータ可読な形式で提供することにより、コンピュータ・システム上でプログラムに応じた処理が  
5 実現される。

本発明のさらに他の目的、特徴や利点は、後述する本発明の実施例や添付する図面に基づくより詳細な説明によって明らかになるであろう。なお、本明細書においてシステムとは、複数の装置の論理的集合構成であり、各構成の装置  
10 が同一筐体内にあるものには限らない。

#### 図面の簡単な説明

図1は、本発明のプロセス管理手段、プロセス管理方法において適用するオペレーティングシステム（OS）の構成を説明する図である。  
15

図2は、パーティションに基づくスケジューリング例を示す図である。

図3は、単一プロセッサシステムにおける割り込み要求のスケジューリング例について説明する図である。

図4は、割り込み要求発生直後に割り込み処理パーティションを即座に起動する従来型の割り込み要求処理例を説明する図である。  
20

図5は、最大遅延時間を制限した処理例について説明する図である。

図6は、マルチプロセッサシステムにおける割り込み要求のスケジューリング例について説明する図である。

図7は、最小遅延時間の設定された割り込み要求に対するパーティションスケジューリング処理について説明する図である。  
25

図8は、割り込み処理を行い得るパーティションがスケジューリングされるのを待機し、スケジューリングされたパーティションで割り込み処理を実行する処理を説明する図である。

図9は、本発明のプロセス管理手段の構成について説明する図である。

図 1 0 は、割り込み要求発生源情報のデータ構成について説明する図である。

図 1 1 は、割り込みグループ番号の設定例について説明する図である。

図 1 2 は、保留キューの格納情報例を説明する図である。

5 図 1 3 は、パーティション切り替えモジュールによるパーティション切り替え処理の際に参照される情報について説明する図である。

図 1 4 は、割り込み要求発生時の処理を説明するフローチャートである。

図 1 5 は、割り込み要求の保留キューへの追加処理を説明するフローチャートである。

図 1 6 は、強制割り込み処理を説明するフローチャートである。

10 図 1 7 は、パーティション切り替え処理を説明するフローチャートである。

図 1 8 は、本発明を適用可能な情報処理装置の構成例を示す図である。

発明を実施するための最良の形態

15 以下、本発明の情報処理装置、プロセス制御方法、並びにコンピュータ・プログラムの詳細について説明する。なお、説明は、以下の項目順に行う。

1. 本発明におけるプロセス管理の概要
2. 割り込み要求に対する処理例 1
3. 割り込み要求に対する処理例 2
- 20 4. マルチプロセッサシステムにおける処理
5. 最小遅延時間の設定された割り込み要求処理
6. 規定スケジュールを利用した割り込み要求処理
7. プロセス管理手段の構成
8. 割り込み処理の設定および実行シーケンス
- 25 9. 情報処理装置のハード構成例

#### [ 1. 本発明におけるプロセス管理の概要 ]

まず、図 1 を参照して本発明の情報処理装置、プロセス制御方法の概要について説明する。図 1 は、本発明の情報処理装置、プロセス制御方法において適

用するオペレーティングシステム（OS）の構成を説明する図である。

本発明の情報処理装置、プロセス制御方法において適用するオペレーティングシステム（OS）は、図1に示すように、レベル0のレベル0-OS（0）102上に複数のレベル1-OS（1 $\alpha$ ）（1 $\beta$ ）（1 $\gamma$ ）103が設定された構成を持つ。様々な具体的処理プログラムとしてのアプリケーション104は、レベル1-OS103上に設定され、レベル1-OS103のいずれかのOS  
5 に対応付けられて動作する。なお、図1にはレベル1-OS103を3つ示してあるが、これは一例であり、本発明は2つ以上の任意の数の複数OSを持つシステム、いわゆるマルチOSシステムにおいて適用可能である。これらのOS  
10 Sは、情報処理装置の記憶部に格納され、プロセッサにおいて実行される。

なお、以下の説明において、OS（1）、OS（1 $\alpha$ ）、OS（1 $\beta$ ）・・・はレベル1のOSを意味し、OS（0）はレベル0のOSを意味するものとする。

15

ハードウェア（HW）101は、各OSにおいて共通に利用されるプロセッサ（CPU）、メモリなどのハードウェアである。

レベル0のOS（0）102は、レベル1のOS（1）103、すなわち本例ではOS（1 $\alpha$ ）、OS（1 $\beta$ ）、OS（1 $\gamma$ ）の3つのOS（1）の実行する処理に関するスケジューリングを実行する。レベル0のOS（0）102は、レベル1の各OS（1）に対応する処理をパーティションという区切りで時系列にスケジューリングする。

図2にパーティションに基づくスケジューリング例を示す。図2（a）は、レベル1のOS（1）の処理に適用可能なプロセッサが1つの単一プロセッサシステムの構成におけるパーティションスケジューリングの設定例である。

25

レベル1のOS（1）の処理に適用可能なプロセッサが1つの単一プロセッサ

サシステムにおいては、レベル1のOS (1) であるOS (1 $\alpha$ )、OS (1 $\beta$ )、OS (1 $\gamma$ ) は並列に処理を実行することができないため、各OS (1) における処理は、単一の時系列処理としてスケジューリングされる。

- 5 図2(a)に示す例では、時間  $t_0 \sim t_1$  においてOS (1 $\alpha$ ) による処理、すなわちパーティションAを実行し、時間  $t_1 \sim t_2$  においてOS (1 $\beta$ ) による処理、すなわちパーティションBを実行し、時間  $t_2 \sim t_3$  においてOS (1 $\gamma$ ) による処理、すなわちパーティションCを実行する。以下、時間軸に沿って各OSの処理が実行されることになる。

10

図2(b)は、レベル1OSの処理に適用可能なプロセッサが2つの複数プロセッサシステムの構成におけるパーティションスケジュールの設定例である。

- 15 レベル1OSの処理に適用可能なプロセッサが複数ある場合、レベル1のOSであるOS (1 $\alpha$ )、OS (1 $\beta$ )、OS (1 $\gamma$ ) は、プロセッサ数に応じて並列に処理を実行することができる。従って、レベル0のOS (0) は、プロセッサ数に応じた複数の時系列処理としてレベル1のOS (1) の実行処理をスケジューリングする。

20

図2(b)に示す例では、プロセッサ1において、時間  $t_{10} \sim t_{11}$  においてOS (1 $\alpha$ ) による処理、すなわちパーティションAを実行し、時間  $t_{11} \sim t_{12}$  においてOS (1 $\beta$ ) による処理、すなわちパーティションBを実行する。一方、プロセッサ2において、時間  $t_{20} \sim t_{21}$  においてOS (1 $\beta$ ) による処理、すなわちパーティションBを実行し、時間  $t_{21} \sim t_{22}$  においてOS (1 $\gamma$ ) による処理、すなわちパーティションCを実行する。

25

## [2. 割り込み要求に対する処理例1]

次に、割り込み要求が発生した場合の、パーティション管理について説明す

る。割り込み処理要求が発生した場合、プロセス管理手段としてのレベル0のOS(0)102は、その割り込み処理をどのタイミングでどのレベル1のOS(1)によって実行させるかを決定する処理を実行する。すなわち、プロセス管理手段としてのレベル0のOS(0)102は割り込み要求に対応する割り込み処理の実行期間としての割り込み処理パーティションの設定処理を行う。

レベル1のOS(1)は、割り込み処理パーティションの設定がなされた場合は、その設定されたパーティションスケジュールに従った処理を行うことになる。

プロセッサの数が1つであるか、または、割り込み処理に関してプロセッサが互いに独立であるシステム、すなわち単一プロセッサシステムにおける割り込み要求のスケジューリング例について図3を用いて説明する。

図3に示す割り込み要求のスケジューリング例は、割り込み要求発生時に実行中のパーティションのOS(1 $\alpha$ )によって割り込み要求が処理できない場合、実行中のパーティションの終了時まで待機し、実行中のパーティションの終了後に割り込み要求を処理できるOS(1 $x$ )( $x \neq \alpha$ )の割り込みパーティションを設定した例である。図3(a)は割り込みが発生していない時のスケジューリングである。

図3(b)は、OS(1 $\alpha$ )による処理であるパーティションAの実行期間中に割り込み要求が発生し、この割り込み要求がOS(1 $\alpha$ )では実行できず、他のOS(1 $x$ )( $x \neq \alpha$ )によって実行可能である場合に、予めスケジュール済みのパーティション切り替え時まで割り込み要求の処理実行を待機する。割り込み要求に対する処理の実行後に、パーティションBの処理を実行する。

図3(b)に示すように、割り込み要求201は、OS(1 $\alpha$ )による処理



であるパーティションAの実行期間中に発生しているが、レベル0のOS(0)は、割り込み要求201の処理の開始をパーティションAの実行終了まで遅らせる。

- 5 すなわち、割り込み要求201の発生後、時間Td経過後のパーティションAの終了時間まで待機し、割り込み要求に対応する処理である割り込み処理パーティションを設定する。この遅延時間Tdは、割込みが発生していない時に予定されているパーティションスケジュールにおいて、パーティションAから他のパーティションへの切り替えが発生するタイミングまでの時間である。本
- 10 実施例においては、割り込み処理パーティションを、割り込み要求発生後の最も早いタイミングのパーティション切り替えタイミングに一致させて設定する。

- 15 上述の割り込み要求に対するスケジューリング処理は、従来の方式と比較すると、パーティションの切り替え回数を減少させるという効果がある。

割り込み要求発生の直後に割り込み処理パーティションを即座に起動する従来型の割り込み要求処理例を図4に示す。

- 20 図4に示す処理例は、図3に示すと同様のタイミングで割り込み要求が発生した場合の処理例である。図4(a)は割込みが発生していない時のスケジューリングである。

- 図4(b)は、OS(1 $\alpha$ )による処理であるパーティションAの実行期間
- 25 中に割り込み要求211が発生し、この割り込み要求がOS(1 $\alpha$ )では実行できず、他のOS(1 $x$ ) ( $x \neq \alpha$ )によって実行可能である場合、割り込み要求発生の直後に割り込み処理パーティション212を即座に起動する。

図4(b)に示すように、割り込み要求211は、OS(1 $\alpha$ )による処理

であるパーティションAの実行期間中に発生し、直後に割り込み処理パーティション212が設定される。

この時点で、パーティションAは中断され、割り込み処理パーティション212の前後において2つのパーティションA221、パーティションA222によって実行することになる。この結果、パーティションA221から割り込み処理パーティション212へのパーティション切り替え、割り込み処理パーティション212からパーティションA222へのパーティション切り替えが必要となり、割り込み処理実行のために増加するパーティション切り替え回数が2回となる。

図3に示す例では、パーティションAの終了後に割り込み処理パーティションを実行するのみであるので、割り込み処理実行のために増加するパーティション切り替え回数は1回のみである。このように、割り込み処理を遅らせることによってパーティション切り替え回数を1回減少させる効果が得られる。

もう1つの効果は、命令実行効率の向上である。図4において、分断された2つのパーティションA221、パーティションA222に設定される時間は、それぞれ $T_1$ 、 $T_2$ となり、 $T_1 + T_2$ は、割り込み処理が無い場合に設定されていた時間 $T$ に等しくなる。すなわち $T = T_1 + T_2$ である。

しかし、期間 $T$ の長さが期間 $T_1$ と $T_2$ の長さを加えたものと等しいにもかかわらず、期間 $T$ の間に実行できる命令の数は、期間 $T_1$ と $T_2$ の間に実行される命令の数の合計よりも多くなる。これは、パーティションAの実行が、割り込み処理パーティションの実行によって分断されないためである。パーティションAの実行が割り込み処理パーティションによって中断されている間に、プロセッサが備えている種々のキャッシュ機構やバッファ(キャッシュメモリやTLB、分岐予測バッファ)の状態が割り込み処理パーティションによって更新される。この更新の結果、パーティションAに復帰した後の命令実行効率

は、パーティションAを連続的に実行していた場合に比べて低下するのである。

図3を参照して説明したように、割り込み要求の処理パーティションの設定を、割り込み要求発生時に実行中のパーティションの終了予定時刻後とすることで、パーティション切り替えオーバーヘッドの削減と、命令実行効率の向上という効果が得られる。

### [ 3. 割り込み要求に対する処理例 2 ]

10 上述した割り込み要求の処理遅延手法のみを適用すると、割り込み要求発生時に実行中のパーティションの設定時間が長い場合には、割り込み要求の処理開始時刻が遅れ、処理によってはエラーを発生させる場合がある。

15 これを解決する処理例として、最大遅延時間を制限した処理例について図5を参照して説明する。

図5(a)は、上述した実施例に相当する処理例であり、割り込み処理の実行開始位置を、割り込み要求301発生時に実行中のパーティション(パーティションA)の終了時点とした例である。パーティションAの終了後に割り込み処理パーティション302を設定している。

図5(a)に示す例は、割り込み要求301発生時からパーティションAの終了予定時刻までの時間 $T_d$ が、割り込み要求の最大許容遅延時間 $T_{max}$ より短い、すなわち $T_d < T_{max}$ であり、パーティションAの終了予定時刻まで待機しても問題がない場合の処理である。

割り込み要求には、最大許容遅延時間が設定された割り込み要求がある。最大許容遅延時間は、例えば割り込み要求発生源に対応して設定された情報として、レベル0のOS(0)が保持している。これらの構成については後述する。

最大許容遅延時間が設定された割り込み要求が発生した場合において、図 5 (b) に示すように、割り込み要求 3 1 1 発生時に実行中のパーティションの終了予定時刻までの時間が、割り込み要求の最大許容遅延時間  $T_{max}$  より長い場合は、パーティションの処理終了まで待機することなく、パーティション A を割り込み要求の最大許容遅延時間  $T_{max}$  以内に中断し、割り込み処理パーティション 3 1 2 を設定し実行する。

この処理を強制割り込み処理と呼ぶ。この強制割り込み処理の結果、パーティション A は前段パーティション A 3 2 1 と後段パーティション A 3 2 2 に分割されて処理されることになる。

このように、割り込み要求の最大許容遅延時間が経過してもパーティションの切り替えが発生しない場合には、最大許容遅延時間の経過時点あるいは経過以前の時点で、実行中のパーティションを中断し、割り込み処理パーティションへ切り替えて割り込み処理を実行する。

このように、許容遅延時間を考慮した割り込み処理の遅延を行うことによって、最大応答時間（最大許容遅延時間）に制限のある割り込み要求が発生し得るシステムにおいて、最大応答時間（最大許容遅延時間）の割り込み要求処理の実行を保証することが可能となり、割り込み要求の過大な遅延によるデータ処理エラーの発生を防止することができる。

#### [ 4. マルチプロセッサシステムにおける処理 ]

上述した実施例では、プロセッサの数が 1 つであるか、または、割り込み処理に関してプロセッサが互いに独立であるシステムを前提としてきた。複数のプロセッサが並列に処理を実行できるシステムにおいては、さらに効率的な処理が可能となる。

マルチプロセッサシステムにおける割り込み要求のスケジューリング例について、図6を参照して説明する。図6において、並列処理可能なプロセッサは3つ（プロセッサ1、プロセッサ2、プロセッサ3）あり、プロセッサ1、プロセッサ2、プロセッサ3各々の処理シーケンスが、レベル0のOS（0）  
5 によってスケジューリングされる。

図6（a）は、プロセッサ1を適用した処理のパーティションによるスケジューリングであり、図6（b）は、プロセッサ2を適用した処理のパーティションによるスケジューリングであり、図6（c）は、プロセッサ3を適用した  
10 処理のパーティションによるスケジューリングである。

この例では、プロセッサ1で割り込み要求X401と割り込み要求Y402が発生した例を示している。プロセッサ1ではパーティションAが実行を続けており、割り込み処理パーティションは遅延されつづけている。その後、プロセッサ2において、パーティションBの処理が終了し、パーティション切り替えタイミ  
15 ング411が発生している。

各プロセッサのパーティション構成は、レベル0のOS（0）が把握しており、プロセッサ1で発生した割り込み要求X401または割り込み要求Y402の後に発生するパーティション切り替えタイミ  
20 ングに中、最も早いパーティション切り替えタイミングが設定されたプロセッサを識別する。

この時、割り込み処理Xを設定可能な、最も早いパーティション切り替えタイミ  
25 ングは、プロセッサ2のパーティションBの処理終了時のパーティション切り替えタイミング411である。レベル0のOS（0）は、プロセッサ1で保留中となっている割り込み処理Xをプロセッサ2に委譲し、パーティションBに続いて処理するようにスケジューリングをし、割り込み処理パーティション412をプロセッサ2のパーティションBの処理終了後に設定して、プロセッサ2により割り込み処理Xを実行させる。

さらに、割り込み処理 Y を設定可能な、最も早いパーティション切り替えタイミングは、プロセッサ 3 のパーティション D の処理終了時のパーティション切り替えタイミング 4 2 1 である。レベル 0 の OS (0) は、プロセッサ 1 で  
5 保留中となっている割り込み処理 Y をプロセッサ 3 に委譲し、パーティション D に続いて処理するようにスケジューリングをし、割り込み処理パーティション 4 2 2 をプロセッサ 3 のパーティション D の処理終了後に設定して、プロセッサ 3 により割り込み処理 Y を実行させる。

10 このように、複数プロセッサによる並列処理が実行可能なマルチプロセッサシステムにおいては、遅延中の割り込み処理をプロセッサ間で委譲することが可能であり、割り込み要求発生後の最も早いパーティション切り替えタイミングの設定されたプロセッサに遅延中の割り込み処理を実行させることで、遅延  
15 時間を短くした割り込み処理の実行が可能となり、実行中のパーティションを中断させて強制割り込みを行うことなく、予め定められたパーティションスケジュールのパーティション切り替えタイミングを利用した割り込み処理の実行を、さらに高い確率で行うことが可能となる。

#### [ 5 . 最小遅延時間の設定された割り込み要求処理 ]

20 前述したように、割り込み要求には、最大許容遅延時間が設定された割り込み要求がある。さらに、割り込み要求には最小遅延時間の設定された割り込み要求がある。最小遅延時間は、例えば割り込み要求発生源ごとに定められており、割り込み要求発生源情報として、レベル 0 の OS (0) の管理情報として設定される。これらの情報については後述する。

25

最小遅延時間の設定された割り込み要求が発生した場合は、最小遅延時間が経過するまでは、たとえパーティション切り替えが行われても処理を開始しない。

図 7 を参照して最小遅延時間の設定された割り込み要求に対するレベル 0 の OS (0) の実行するパーティション設定に基づくスケジューリング処理について説明する。

5      図 7 において、パーティション A の実行中に割り込み要求 501 が発生している。前述の実施例に従った場合は、パーティション A からパーティション B の切り替えの発生時に割り込み処理パーティションが設定されることになるが、割り込み要求 501 は、最小遅延時間の設定された割り込み要求である。

10      このように、最小遅延時間の設定された割り込み要求である場合は、割り込みの要求 501 の発生時点から最小遅延時間が経過するまで待機し、その後に発生するパーティション切り替えタイミングに割り込み処理パーティション 501 を設定する。図 7 に示すパーティション B の終了後に割り込み処理パーティション 501 が設定される。

15

なお、割り込み要求にさらに最大遅延時間が設定されている場合は、さらに、最大遅延時間を考慮した処理を行うことになる。すなわち、割り込み要求の発生時点から最小遅延時間経過後であり、最大遅延時間以内にパーティション切り替えが行われるタイミングがあれば、そこに割り込み処理パーティションを  
20      設定するが、割り込み要求の発生時点から最小遅延時間経過後、最大遅延時間以内にパーティション切り替えが行われるタイミングがない場合は、そのパーティション実行を中断してそこに割り込み処理パーティションを設定する。

#### [ 6 . 規定スケジュールを利用した割り込み要求処理 ]

25      これまで説明してきた方式は、基本的に、割り込みが発生してから最初のパーティション切り替えが行われる時点まで割り込み処理を延期し、許容されない場合にパーティションを中断し割り込み処理を実行する構成例を説明してきた。

ところが、割り込み要求発生源によっては、その許容遅延時間がパーティション切り替えの発生間隔にくらべて十分に大きいものがある。一方で、割り込み処理を行うパーティションが、割り込み処理だけをおこなうことはまれであり、他のパーティションと同様にプロセッサ時間の割り当てをうけていることが多い。そのような場合には、レベル0のOS(0)が実行する規定のスケジューリングプロセスにおいて、割り込み処理を行い得るパーティションがスケジュールされるのを待機し、スケジュールされたパーティションで割り込み処理を実行する構成とすることが可能である。ただし、この場合も、割り込み要求の許容遅延時間をこえない範囲での待機が条件となる。

10

本構成によれば、割り込み要求の実行のためだけのパーティションの設定を行う必要がなくなるので、割り込み処理オーバーヘッドがさらに削減される。

15

本構成は、レベル0のOS(0)の設定したパーティションスケジュールが、あらかじめ予測可能な場合、この予測されたスケジュールを利用して割り込み処理を延期するという手法である。図8を参照して、本実施例に従った割り込み要求の処理とパーティションスケジュールとの対応について説明する。

20

図8では、パーティションAの実行中に割り込み要求601が発生している。この割り込み要求601には、最大許容遅延時間( $T_{max}$ )が設定されている。

25

割り込み要求601の発生後、最大許容遅延時間( $T_{max}$ )以内において、この割り込み要求を処理可能なパーティションがスケジュールされていると予測できたとする。すると、この割り込み要求601はそのパーティションで処理されるように設定される。

図8においては、パーティションD611が、割り込み要求601を処理可能なパーティションであり、レベル0のOS(0)が規定のパーティションスケ



ジャーリングによってスケジュールされたパーティションであり、割り込み要求 601 は、パーティション D611 において実行されるように設定される。

- 5 本構成によれば、割り込み要求の実行のためだけのパーティションの設定を行う必要がなくなり、割り込み処理オーバーヘッドが削減され、効率的なデータ処理が実現される。

#### [7. プロセス管理手段の構成]

- 10 以上、本発明のプロセス管理処理例を複数説明してきた。以下、これらの処理を実行するためのプロセス管理手段の構成について説明する。

図9を参照して本発明のプロセス管理手段の情報管理構成について説明する。図9に示す構成例は、複数プロセッサを持つマルチプロセッサシステムにおける情報構成であり、図1に示すレベル0のOS(0)の制御の下に各情報が管理され、また、各モジュールによる動作が制御される。プロセッサ1, 731、プロセッサ2, 732、プロセッサ3, 733は、レベル1のOS(1)に従った処理を並列に実行することができる。なお、レベル0のOS(0)もいずれかのプロセッサによって処理を実行することになる。

- 20 情報を管理するメモリは、各OS、各プロセッサに共通のメモリ領域としての共有メモリ710と、各プロセッサに対応して設定されるプロセッサ対応モジュール720に区分される。

共有メモリ710には、割り込み要求発生源情報711、割り込みグループ  
25 毎に設定された保留キュー712, 713・・・、および、通知済み割り込み要求情報714が格納される。

各プロセッサに対応するプロセッサ対応モジュール720には、タイマ721と、パーティション切り替えモジュール722、局所メモリ723が設定さ

れる。

各構成要素について説明する。共有メモリ 710 に格納される割り込み要求発生源情報 711 は、割り込み要求を発生させる割り込み要求発生源に対応する情報であり、図 10 に示す情報によって構成される。

データ処理を実行する装置において、割り込み要求を発生させる割り込み要求発生源は、例えばネットワーク I/F など予め決まった要素である。割り込み要求発生源情報 713 は、このような割り込み要求を発生させる割り込み要求発生源毎の情報を記録した情報である。

図 10 に示すように、各割り込み要求発生源ごとに、以下の a ~ d の情報、すなわち、

- a. 割り込みグループ番号
  - b. 割り込み処理パーティション ID
  - c. 最大許容遅延時間
  - d. 最小許容遅延時間
- の各情報が対応付けられて設定される。

a. 割り込みグループ番号は、各プロセッサに対応付けられて設定されるパーティション切り替えモジュールの対応プロセッサの処理可能な割り込み要求発生源のグループ情報である。例えば図 11 に示すようなグループ番号が設定される。図 11 に示す例において、グループ 1 は、割り込み要求を発生する割り込み要求発生源 a, b, c のグループとして設定され、グループ 2 は、割り込み要求を発生する割り込み要求発生源 d, e, f のグループとして設定された例を示している。

各プロセッサに対応付けられて設定されるパーティション切り替えモジュールは、割り込みグループ毎に設定された割り込み要求待ち行列として設定さ

れる複数の割り込みグループ別保留キュー 712, 713...から、割り込みグループ情報によって判別されるプロセッサによって処理可能なグループに対応する保留キューに格納された割り込み要求のエントリに関する処理のみを実行することになる。

5

図 10 に戻り、割り込み要求発生源情報の構成について説明を続ける。b. 割り込み処理パーティション ID は、その割り込み要求発生源の発生する割り込み要求を実行するパーティションの識別子としての ID である。レベル 0 の OS (0) は、上述した各処理例において、割り込み処理パーティションをスケジューリングする場合、割り込み処理パーティション ID をパーティションスケジューリングデータとして設定する。この設定に従って、割り込みパーティションが実行される。

10

c. 最大許容遅延時間、d. 最小許容遅延時間は、その割り込み要求発生源の発生する割り込み要求に対応付けられる最大許容遅延時間、および最小許容遅延時間である。これらの情報は設定されない場合もある。設定がある場合は、上述した各処理例において説明したように、レベル 0 の OS (0) は、それぞれの許容時間内での処理が実行できるように、割り込み処理パーティションの設定を行う。

15

20

25

図 9 に示すように、共有メモリ 710 には、割り込みグループ毎に設定される保留キュー 712, 713 が格納される。割り込みグループは、図 11 を参照して説明したように、各プロセッサに対応付けられて設定されるパーティション切り替えモジュールの対応プロセッサの処理可能な割り込み要求発生源のグループ情報である。

例えば、保留キュー 712 には、グループ番号 1、すなわち、割り込み要求を発生する割り込み要求発生源 a, b, c からの割り込み要求のみがエントリとして設定される。保留キュー 713 には、グループ番号 2、すなわち、割り

込み要求を発生する割り込み要求発生源 d, e, f からの割り込み要求のみが  
エントリとして設定される。

各保留キューには、図 12 に示すように、発生済みの割り込み要求情報とし  
て、各割り込み要求の識別子である割り込み要求 ID と、各割り込み要求に対  
5 応する最大許容遅延時間、および最小許容遅延時間情報が格納される。格納順  
は最大許容遅延時間の短い順に設定され、レベル 0 の OS (0) は、上述した  
各処理例において、割り込み処理パーティションをスケジューリングする場合、  
保留キューの先頭から、すなわち、最大許容遅延時間の短い順にキューを取り  
10 出して割り込み処理パーティションの設定、あるいは割り込み処理を実行する  
パーティションの設定処理を行う。

図 9 に示す共有メモリ 710 の通知済み割り込み要求情報 714 は、すでに  
実際に割り込み要求を処理するレベル 1 の OS に対して通知済みの割り込み  
15 要求情報を格納する領域である。

すなわち、保留キュー 712, 713 に格納された割り込み要求情報は、レ  
ベル 0 の OS (0) の制御の下に順次、各レベル 1 の OS (1x) に通知され、  
処理がまかされるが、通知された後は、この通知済み割り込み要求情報 714  
20 に格納され、割り込み処理パーティションが完了し、パーティションの切り替  
えが発生すると通知済み割り込み要求情報 71 の格納情報もクリアされる。なお、  
割り込み要求が発生した時点においてプロセッサにおいて実行中のパーティ  
ションにおいて、即座に割り込み要求を実行可能な場合には、レベル 0 の OS  
(0) は、保留キューに割り込み要求を保持することなく、割り込み要求を実  
25 行する OS (1x) に通知して、通知済み割り込み要求情報 714 に割り込み  
要求情報を格納する。

次に、図 9 に示すプロセッサ対応モジュール 720 の構成について説明する。  
プロセッサ対応モジュール 720 には、タイマ 721 と、パーティション切り

替えモジュール 7 2 2、局所メモリ 7 2 3 が設定される。

パーティション切り替えモジュール 7 2 2 は、各プロセッサ毎に設定されるモジュールであり、タイマ 7 2 1 で計測される時間の経過にしたがって各パーティションを時分割で実行するように、パーティション切り替えを行う。

上述した処理例で説明したように、レベル 0 の OS (0) の設定したパーティションスケジュールに従って、スケジューリングされたパーティション切り替え時刻に、スケジュールされたパーティションに切り替える。たとえばパーティション A からパーティション B への切り替え、あるいは割り込み処理パーティションへの切り替えを行う。

図 9 に示す例は、プロセッサが 3 つであり、各プロセッサに対応するパーティション切り替えモジュールは、例えば先に説明した図 6 に示す (a), (b), (c) の各パーティションスケジュールに従って、パーティション切り替えを実行することになる。

パーティション切り替えモジュールは、局所メモリ 7 2 3 に格納した図 1 3 に示す情報を参照して処理を実行する。

すなわち、以下の変数、およびデータ構造を参照してパーティション切り替え処理を実行する。

- a. 現行パーティション：現在、実行中のパーティション ID
- b. 割り込みグループ集合：パーティション切り替えモジュールが動作しているプロセッサが処理できる割り込みグループ集合
- c. パーティションコンテキスト：各パーティションのコンテキスト

パーティションコンテキストには、レジスタの内容などのように中断された処理を再開するために必要な情報に加え、以下の値が格納されている。

c-1. 通知済み割り込み集合：このパーティションで処理すべき割り込みの集合

c-2. 予測起動時刻：次に、このパーティションが起動される予定時間（予定よりも遅く起動されないよう制御される）

5

さらに、局所メモリ 723 には、パーティションスケジュールに従った処理を実行するための時間情報、プログラム実行用のアドレス情報が格納される。具体的には、

設定時刻情報：設定された処理を開始する時刻

10 設定時刻に起動されるルーチンアドレス：実行すべき処理が記述されたルーチンのアドレス

付加情報アドレス：ルーチン起動時に引き数として渡される付加情報アドレス

15 これらの情報が、設定時刻順にならんだリストとして格納される。各プロセッサは、設定時刻情報として設定された設定時刻、すなわち、パーティション切り替え後の新たなパーティション実行時において、設定時刻に起動されるルーチンアドレスおよび付加情報アドレスに基づいて実行プログラムおよびプログラム実行に必要なパラメータ等を取得して新たなパーティションの処理  
20 を開始する。

#### [ 8. 割り込み処理の設定および実行シーケンス ]

次に、本発明のプロセス管理処理において実行する割り込み要求に対応する処理手順について、図 14～図 17 のフローを参照して説明する。説明は以下  
25 の 4 つの処理に分けて行う。なお、これらの処理は、レベル 0 の OS (0) が実行する処理である。

a. 割り込み要求発生時の処理（図 14）

b. 割り込み要求の保留キューへの追加処理（図 15）

c. 強制割り込み処理（図 16）

d. パーティション切り替え処理 (図 17)

a. 割り込み要求発生時の処理

5 まず、図 14 のフローチャートを参照してある割り込み要求発生源が割り込み要求をプロセッサに送出した時に行う処理の手順について説明する。

10 ある割り込み要求発生源が割り込み要求をプロセッサに送出すると、レベル 0 の OS (0) は、ステップ S 101 において、当該プロセッサにおいて実行中の現行パーティションが割り込み要求を実行可能なパーティションであるか否かを判定する。これは、先に図 10 を参照して説明した割り込み要求発生源情報に基づいて、レベル 0 の OS (0) が判定する。

15 現行パーティションが割り込み要求を実行可能なパーティションである場合には、ステップ S 102 に進み、割り込み要求の処理要求を現行パーティションを実行中の OS (1<sub>x</sub>) に通知するとともに、通知済み割り込み要求情報に登録する。

割り込み要求の処理要求を通知されたレベル 1 の OS (1<sub>x</sub>) は、自己のスケジュールの下に現行パーティション内での割り込み要求処理を行う。

20

ステップ S 101 において、プロセッサにおいて実行中の現行パーティションが割り込み要求を実行可能なパーティションでないと判定すると、ステップ S 103 に進み、割り込み要求を実行するパーティションが割り込み要求発生源に対応して設定されている最大許容遅延時間以前に実行が予定されているか否かを判定する。これは予め設定されたパーティションスケジュール情報に基づいてレベル 0 の OS (0) が判定する。

25

割り込み要求を実行するパーティションが割り込み要求発生源に対応して設定されている最大許容遅延時間以前に実行が予定されている場合には、ステ

ステップ S 1 0 4 に進み、割り込み要求の処理要求を最大許容遅延時間以前に実行が予定されているパーティションを実行する OS ( 1 x ) に通知するとともに、通知済み割り込み要求情報に登録する。

- 5      割り込み要求の処理要求を通知されたレベル 1 の OS ( 1 x ) は、自己のスケジュールの下に実行予定パーティション内での割り込み要求処理を行う。

- 10      一方、ステップ S 1 0 3 において、割り込み要求を実行するパーティションが割り込み要求発生源に対応して設定されている最大許容遅延時間以前に実行が予定されていないと判定された場合には、ステップ S 1 0 5 に進み、割り込み要求発生源に対応して設定されている最小許容遅延時間経過後に「保留キュー追加処理」を実行するようタイマーを設定する。

- 15      最小許容遅延時間は、先に図 1 0 を参照して説明したように、割り込み要求発生源情報に含まれる情報である。レベル 0 の OS ( 0 ) は、最小許容遅延時間に基づいてタイマーを設定し、最小許容遅延時間経過後に「保留キュー追加処理」を実行する。この保留キュー追加処理については、図 1 5 を参照して後段で説明する。

- 20      なお、追加する保留キューは、前述したように、割り込みグループ別に設定されており、割り込み要求発生源情報に含まれる割り込みグループ番号に基づいて、対応する割り込みグループの保留キューに割り込み要求情報が追加される。キューに設定される情報は、先に図 1 2 を参照して説明したように、割り込み要求 ID、最大許容遅延時間、最小許容遅延時間の各情報である。

25

保留キューに追加された後は、レベル 0 の OS ( 0 ) が順次キューの先頭から割り込み要求を取得し、前述の各処理例に従って最大許容遅延時間、最小許容遅延時間を考慮したパーティション設定処理を実行する。



b. 割り込み要求の保留キューへの追加処理 (図 1 5)

次に、割り込み要求の保留キューへの追加処理について、図 1 5 のフローを参照して説明する。

- 5      ステップ S 2 0 1 において、割り込み要求の発生源 S の特定を行い、ステップ S 2 0 2 において、割り込み要求発生源 S に基づいて、割り込み要求発生源情報を参照して割り込みグループ g を特定し、割り込み要求を追加すべき対象とするグループを決定する。
- 10      さらに、ステップ S 2 0 3 において、割り込み要求の発生時刻 (t) に、割り込み要求に対応する最大許容遅延時間 (T m a x) を加算して、割り込み要求の最大遅延実行時間情報 T d (デッドライン) を算出し、ステップ S 2 0 4 において、最大遅延実行時間情報 T d (デッドライン) にタイマを設定する。このタイマ設定情報は、この間にパーティション切り替え等の割り込みパーティションが設定できない場合に強制割り込みを実行するために使用される。
- 15

- タイマの設定された制限時間以前に、パーティション切り替え等の割り込みパーティションが設定できた場合には、タイマはリセットされる。タイマの設定された制限時間以前に、パーティション切り替え等の割り込みパーティションが設定できなかった場合は、タイマの設定期限に伴い、実行パーティションの中断および割り込み処理の実行、すなわち強制割り込み処理が行われる。
- 20

c. 強制割り込み処理

- 次に、図 1 6 を参照して強制割り込み処理の実行手順について説明する。この強制割り込み処理は、先に図 5 を参照して説明したように、割り込み要求(割り込み要求発生源)に対応して設定されている最大許容遅延時間内にパーティション切り替えが行われない場合に行われる処理である。
- 25

ステップ S 3 0 1 において、レベル 0 の O S ( 0 ) は、現行パーティション

を中断させて割り込み処理を実行させるレベル1のOS(1x)の実行中のパーティションに対応するコンテキストをメモリに記憶する。例えばレジスタ値など、処理中断後、再開する際に必要な情報である。

- 5      ステップS302において、強制割り込みにより実行される割り込み処理に対応する保留キューのエントリを削除し、ステップS303において通知済み割り込み要求情報に割り込み情報を追加する。なお、この処理に際して、レベル0のOS(0)は、強制割り込みによる割り込みパーティションを実行するOS(1x)に割り込み要求処理の実行を通知する。割り込み要求の処理要求
- 10    を通知されたレベル1のOS(1x)は、割り込み要求処理を行う。

- さらに、ステップS304において、レベル0のOS(0)は、中断パーティションのコンテキストを復元し、ステップS305において、中断パーティションの割り込みベクタへジャンプする。このステップS304、S305の
- 15    処理は、割り込み要求処理によって中断されたパーティションをレベル1のOS(1x)に再開させるための処理であり、ステップS304において中断の発生時点の状態を回復し、ステップS305において、中断発生時点の処理ステップに回帰させる処理として実行するものである。

20      d. パーティション切り替え処理

次に、パーティション切り替え処理について、図17のフローチャートを参照して説明する。

- パーティション切り替えは、レベル0のOS(0)の設定したパーティションスケジュールに従ったタイミングで実行される。あるいは上述の強制割り込み処理の場合にも実行される処理である。
- 25

ステップS401において、レベル0のOS(0)は、パーティション切り替えを実行するために処理を閉じる現行パーティションのコンテキストをメ

メモリに記憶する。例えばレジスタ値など、パーティションを再開する際に必要な情報である。

5 ステップ S 4 0 2 において、現行パーティションを実行中のプロセッサが関係する割り込みグループの保留キューのキュー格納状態を判定する。

10 キューが空である場合は、割り込み処理は実行されないことになり、予め設定されたパーティションスケジュールに従った処理が行われるので、ステップ S 4 0 3 に進み、次に実行予定のパーティションのコンテキストを復元し、復元されたコンテキストに基づいて、レベル 1 の OS ( 1 x ) によって次のパーティションが実行される。

15 ステップ S 4 0 2 において、現行パーティションを実行中のプロセッサが関係する割り込みグループの保留キューに割り込み要求のキューが存在すると判定された場合は、ステップ S 4 1 1 に進み、保留キューの先頭から、割り込み要求のエントリを取得する。前述したように、保留キューは最大許容遅延時間の短いものから順に並べられている。

20 ステップ S 4 1 2 において、取り出した保留キューの割り込み要求に対応する割り込みパーティションを実行する OS ( 1 x ) に割り込み要求処理の実行を通知する。割り込み要求の処理要求を通知されたレベル 1 の OS ( 1 x ) は、割り込み要求処理を行う。ステップ S 4 1 3 において通知済み割り込み要求情報に割り込み情報を追加する。

25 ステップ S 4 1 4 において、通知済み割り込み要求の最大寄与用地時間に対応して設定されているは強制割り込み処理のタイマ設定を解除する。

さらに、ステップ S 4 1 5 において、割り込み処理の実行前の状態値の回復、すなわちパーティションのコンテキストを復元し、ステップ S 4 1 6 において、

パーティションの割り込みベクタへジャンプ処理を実行する。このステップ S 4 1 5、S 4 1 6 の処理は、割り込み要求処理によって遅延された次に実行予定のパーティションをレベル 1 の OS (1 x) に正常に実行させるための処理であり、ステップ S 4 1 5 の処理は、割り込みの発生によって変化した各種の状態値を割り込みが発生しなかった場合の状態値に回復させる処理として行われ、ステップ S 4 1 6 は、割り込みが発生しなかった場合の処理ステップにレベル 1 の OS (1 x) を設定する処理として実行するものである。

#### [ 9 . 情報処理装置のハード構成例 ]

次に、上述した処理を実行するプロセス管理手段を備えた情報処理装置のハードウェア構成例について説明する。上述したプロセス管理は、一般的な PC によっても実現可能であり、図 1 に示す階層構成の OS、すなわち、実際にアプリケーションと連携した処理を実行するレベル 1 の OS (1 x) プログラムを複数格納し、これらの複数のレベル 1 の OS (1 x) プログラムのパーティション管理を実行するレベル 0 の OS (0) プログラムを格納することにより PC 等のさまざまな情報処理装置において実現される。

図 1 8 に上述したプロセス管理を実行可能な情報処理装置のハードウェア構成例を示す。

CPU (Central Processing Unit) 9 5 1, 9 5 2, 9 5 3 は、ROM (Read Only Memory) 9 0 2、または HDD 9 0 4 等に記憶されているプログラムに従って、各種の処理を実行し、データ処理手段として機能する。

上述した実施例におけるレベル 1 の各 OS (1 x) の制御の下に様々な処理を実行する。さらに、レベル 0 の OS (0) の実行する処理にも適用される。それぞれのプロセッサ (CPU) にはタイマ 9 6 1, 9 6 2, 9 6 3 が設けられ、パーティションスケジュールの管理、割り込み要求の最大許容遅延時間、最小許容遅延時間の計測に利用される。

RAM 903 には、CPU 961, 962, 963 の各々が実行するプログラムやデータが適宜記憶される。プログラムとしてはレベル0のOS(0)の実行するパーティション管理プログラムが含まれ、上述した各種の処理はパーティション管理プログラムに基づいて実行されることになる。

また、図9を参照して説明した共有メモリ内の割り込みグループ別の保留キュー、割り込み要求発生源情報、通知済み割り込み要求情報、さらに各プロセッサ対応の局所メモリの格納情報、例えばパーティション切り替え時に保存、復元すべきコンテキスト情報、様々な時間情報、アドレス情報などが格納される。図9においては、各局所メモリ、共有メモリを個別に区分して記載したが、これらは1つのメモリに各記憶領域を区分設定して記憶することが可能である。CPU 951, 952, 953、ROM 902、およびRAM 903、HDD 904は、バス905を介して相互に接続されている。

バス905には、入出力インタフェース906が接続されており、この入出力インタフェース906には、例えば、ユーザにより操作されるキーボード、マウス等の入力情報を処理する入力部907、ユーザに各種の情報を提示するLCD、CRT、スピーカ等により構成される出力部908が接続される。さらに、データ送受信手段として機能する通信部909、磁気ディスク、光ディスク、光磁気ディスク、または半導体メモリなどのリムーバブル記録媒体911を装着し、これらのリムーバブル記録媒体911からのデータ読み出しあるいは書き込み処理を実行するドライブ910が接続される。

図18に示すハード構成は、上述のプロセス管理を適用可能な情報処理装置の1つとしてPCのハード構成を示したものであり、本発明のプロセス管理は、このPC構成に限らず、複数のOSが搭載され、パーティション管理によるプロセス管理が実行されるゲーム機器、通信端末装置など、様々な情報処理装置において適用可能なものである。

以上、特定の実施例を参照しながら、本発明について詳解してきた。しかしながら、本発明の要旨を逸脱しない範囲で当業者が該実施例の修正や代用を成し得ることは自明である。すなわち、例示という形態で本発明を開示してきたのであり、限定的に解釈されるべきではない。本発明の要旨を判断するためには、特許請求の範囲の欄を参酌すべきである。

なお、明細書中において説明した一連の処理はハードウェア、またはソフトウェア、あるいは両者の複合構成によって実行することが可能である。ソフトウェアによる処理を実行する場合は、処理シーケンスを記録したプログラムを、専用のハードウェアに組み込まれたコンピュータ内のメモリにインストールして実行させるか、あるいは、各種処理が実行可能な汎用コンピュータにプログラムをインストールして実行させることが可能である。

例えば、プログラムは記録媒体としてのハードディスクやROM (Read Only Memory) に予め記録しておくことができる。あるいは、プログラムはフレキシブルディスク、CD-ROM (Compact Disc Read Only Memory), MO (Magneto optical) ディスク, DVD (Digital Versatile Disc)、磁気ディスク、半導体メモリなどのリムーバブル記録媒体に、一時的あるいは永続的に格納（記録）しておくことができる。このようなリムーバブル記録媒体は、いわゆるパッケージソフトウェアとして提供することができる。

なお、プログラムは、上述したようなリムーバブル記録媒体からコンピュータにインストールする他、ダウンロードサイトから、コンピュータに無線転送したり、LAN (Local Area Network)、インターネットといったネットワークを介して、コンピュータに有線で転送し、コンピュータでは、そのようにして転送されてくるプログラムを受信し、内蔵するハードディスク等の記録媒体にインストールすることができる。

なお、明細書に記載された各種の処理は、記載に従って時系列に実行されるのみならず、処理を実行する装置の処理能力あるいは必要に応じて並列的にあるいは個別に実行されてもよい。また、本明細書においてシステムとは、複数の装置の論理的集合構成であり、各構成の装置が同一筐体内にあるものには限らない。

#### 産業上の利用可能性

以上、説明したように、本発明の構成によれば、複数のオペレーティングシステム（OS）に基づく処理を切り替え制御するプロセス制御において、割り込み処理要求に対応する割り込み処理実行期間としての割り込み処理パーティションを、予め設定されたパーティション切り替えタイミングに一致させて設定する構成としたので、割り込み要求に対応するパーティション切り替え処理の増加を1回のみに抑えることが可能となり、処理負荷の増大を防止し、効率的なデータ処理を実行することが可能となる。

さらに、本発明の構成によれば、割り込み処理要求に、最大許容遅延時間、あるいは最小許容遅延時間が設定されている場合、これらの許容時間内にパーティション切り替えが発生した場合は、その切り替えタイミングに割り込み処理パーティションを設定し、これらの許容時間内にパーティション切り替えが発生しなかった場合は、強制割り込みを行うなど、各割り込み要求に対応した処理を実行する構成であるので、処理エラーを発生させることない構成が実現される。

さらに、本発明の構成によれば、マルチプロセッサシステムにおいて複数OSによる処理が並列に実行可能な構成では、複数のプロセッサに対応する複数のパーティションスケジュールの1つを選択し、選択したパーティションスケジュール中のパーティション切り替えタイミングに一致させて割り込み処理パーティションを設定する構成としたので、複数のパーティションスケジュール

ル中、割り込み要求発生後、最も早いタイミングのパーティション切り替えタイミングに割り込み要求を実行させることが可能となり、さらに効率的なデータ処理が可能となる。



## 請求の範囲

1. 複数のオペレーティングシステム（OS）を格納した記憶部と、  
5 前記複数のOSに基づく処理を実行するプロセッサと、  
前記複数のOS各々の処理として規定されるパーティションを時間軸に沿ってスケジューリングし、スケジューリングに沿ったパーティション切り替え制御に基づいて前記複数OSの切り換え制御を実行するプロセス管理手段とを有する情報処理装置であり、  
10 前記プロセス管理手段は、  
割り込み処理要求に対応する割り込み処理実行期間としての割り込み処理パーティションを、予め設定されたパーティション切り替えタイミングに一致させて設定し、パーティションスケジュールにおいて予定された1つのパーティションの終了に続く処理として前記OSのいずれかにおいて割り込み処理  
15 を実行させるプロセス制御を行う構成を有することを特徴とする情報処理装置。
2. 前記プロセス管理手段は、  
前記割り込み処理パーティションを、割り込み要求発生後の最も早いタイミ  
20 ングのパーティション切り替えタイミングに一致させて設定する処理を実行する構成であることを特徴とする請求項1に記載の情報処理装置。
3. 前記プロセス管理手段は、  
割り込み処理要求が最大許容遅延時間の設定された要求であり、割り込み処  
25 理要求の発生から最大許容遅延時間以内に、予め設定されたパーティション切り替えタイミングがない場合は、実行中のパーティションを中断し、割り込み処理を実行させるプロセス制御を行う構成を有することを特徴とする請求項1に記載の情報処理装置。

4. 前記複数のOSに基づく処理を実行するプロセッサは並列に動作可能な複数のプロセッサを有する構成であり、

前記プロセス管理手段は、

5 前記複数のプロセッサの各々について、前記パーティションを時間軸に沿ってスケジューリングし、各プロセッサについてのパーティションスケジュールに沿ったパーティション切り替え制御を実行する構成であり、

前記割り込み処理パーティションを、前記複数のプロセッサに対応する複数のパーティションスケジュールの1つを選択し、該選択したパーティションスケジュール中のパーティション切り替えタイミングに一致させて設定する処理  
10 を実行する構成であることを特徴とする請求項1に記載の情報処理装置。

5. 前記プロセス管理手段は、

複数のパーティションスケジュール中、割り込み要求発生後、最も早いタイミングのパーティション切り替えタイミングを持つパーティションスケジュール  
15 を選択し、最も早いタイミングのパーティション切り替えタイミングに一致させて前記割り込み処理パーティションを設定する処理を実行する構成であることを特徴とする請求項4に記載の情報処理装置。

6. 前記プロセス管理手段は、

20 割り込み処理要求が最小許容遅延時間の設定された要求である場合において、割り込み処理要求の発生から最小許容遅延時間以後に発生する予め設定されたパーティション切り替えタイミングに一致させて前記割り込み処理パーティションを設定する処理を実行する構成であることを特徴とする請求項1に記載の情報処理装置。

25

7. 前記プロセス管理手段は、

割り込み処理要求に対応する割り込み処理が予め設定されたパーティションスケジュールに規定されたスケジュール済みパーティションにおいて実行可能である場合において、該割り込み処理を前記スケジュール済みパーティシ

ョンにおいて実行させる処理を行う構成であることを特徴とする請求項 1 に記載の情報処理装置。

- 5 8. 前記複数の OS に基づく処理を実行するプロセッサは並列に動作可能な複数のプロセッサを有する構成であり、

前記プロセス管理手段は、

各プロセッサに対応するプロセス制御を実行するプロセッサ対応のパーティション切り替えモジュールを有する構成であることを特徴とする請求項 1 に記載の情報処理装置。

10

9. 前記パーティション切り替えモジュールは、

パーティション切り替えモジュールの対応付けられたプロセッサの処理可能な割り込み要求発生源情報としての割り込みグループ情報を有するとともに、割り込みグループ毎に設定された割り込み要求待ち行列として設定される複数の割り込みグループ別保留キューから前記割り込みグループ情報によって判別されるプロセッサによって処理可能なグループに対応する保留キューに格納された割り込み要求のエントリに関する処理を実行する構成であることを特徴とする請求項 8 に記載の情報処理装置。

15

- 20 10. 複数のオペレーティングシステム (OS) に基づく処理を切り替え制御するプロセス制御方法であり、

割り込み処理要求の発生を検出するステップと、

前記割り込み処理要求に対応する割り込み処理実行期間としての割り込み処理パーティションを、予め設定されたパーティション切り替えタイミングに一致させて設定する割り込み処理パーティション設定ステップと、

25

前記割り込み処理パーティション設定情報に従って、パーティションスケジュールにおいて予定された 1 つのパーティションの終了に続く処理として前記 OS のいずれかにおいて割り込み処理を実行する割り込み処理実行ステップと、

を有することを特徴とするプロセス制御方法。

1 1. 前記割り込み処理パーティション設定ステップは、

5 前記割り込み処理パーティションを、割り込み要求発生後の最も早いタイミングのパーティション切り替えタイミングに一致させて設定する処理を実行することを特徴とする請求項 1 0 に記載のプロセス制御方法。

1 2. 前記割り込み処理パーティション設定ステップは、

10 割り込み処理要求が最大許容遅延時間の設定された要求であり、割り込み処理要求の発生から最大許容遅延時間以内に、予め設定されたパーティション切り替えタイミングがない場合は、実行中のパーティションを中断し、中断部に割り込み処理パーティションを設定することを特徴とする請求項 1 0 に記載のプロセス制御方法。

15 1 3. 前記プロセス制御方法は、さらに、

前記複数の OS に基づく処理を実行する複数のプロセッサの各々について、前記パーティションを時間軸に沿ってスケジューリングし、各プロセッサについてのパーティションスケジュールに沿ったパーティション切り替え制御を実行するステップを有し、

20 前記割り込み処理パーティション設定ステップは、

前記複数のプロセッサに対応する複数のパーティションスケジュールの 1 つを選択し、該選択したパーティションスケジュール中のパーティション切り替えタイミングに一致させて割り込み処理パーティションを設定することを特徴とする請求項 1 0 に記載のプロセス制御方法。

25

1 4. 前記割り込み処理パーティション設定ステップは、

複数のパーティションスケジュール中、割り込み要求発生後、最も早いタイミングのパーティション切り替えタイミングを持つパーティションスケジュールを選択し、最も早いタイミングのパーティション切り替えタイミングに一

致させて前記割り込み処理パーティションを設定する処理を実行することを特徴とする請求項 13 に記載のプロセス制御方法。

15. 前記割り込み処理パーティション設定ステップは、

- 5 割り込み処理要求が最小許容遅延時間の設定された要求である場合において、割り込み処理要求の発生から最小許容遅延時間以後に発生する予め設定されたパーティション切り替えタイミングに一致させて前記割り込み処理パーティションを設定する処理を実行する構成であることを特徴とする請求項 10 に記載のプロセス制御方法。

10

16. 前記プロセス制御方法は、さらに、

- 割り込み処理要求に対応する割り込み処理が予め設定されたパーティションスケジュールに規定されたスケジュール済みパーティションにおいて実行可能である場合において、該割り込み処理を前記スケジュール済みパーティションにおいて実行させるステップを有することを特徴とする請求項 10 に記載のプロセス制御方法。
- 15

17. 複数のオペレーティングシステム (OS) に基づく処理を切り替え制御するプロセス制御を実行するコンピュータ・プログラムであり、

- 20 割り込み処理要求の発生を検出するステップと、

前記割り込み処理要求に対応する割り込み処理実行期間としての割り込み処理パーティションを、予め設定されたパーティション切り替えタイミングに一致させて設定する割り込み処理パーティション設定ステップと、

- 25 前記割り込み処理パーティション設定情報に従って、パーティションスケジュールにおいて予定された 1 つのパーティションの終了に続く処理として前記 OS のいずれかにおいて割り込み処理を実行する割り込み処理実行ステップと、

を有することを特徴とするコンピュータ・プログラム。

## 補正書の請求の範囲

[2004年9月1日 (01. 09. 04) 国際事務局受理：出願当初の請求の範囲  
1,3,10,12,17は補正された；他の請求の範囲は変更なし。(6頁)]

## 1. (補正後)

- 5 複数のオペレーティングシステム (OS) を格納した記憶部と、  
前記複数の OS に基づく処理を実行するプロセッサと、  
前記複数の OS 各々の処理として規定されるパーティションを時間軸に沿  
ってスケジューリングし、スケジューリングに沿ったパーティション切り替え  
制御に基づいて前記複数 OS の切り換え制御を実行するプロセス管理手段と  
10 を有する情報処理装置であり、  
前記プロセス管理手段は、  
最大許容遅延時間の設定された割り込み処理要求の発生から前記最大許容  
遅延時間以内に、予め設定されたパーティション切り替えタイミングがあるか  
否かを判断し、  
15 前記最大許容遅延時間以内に、予め設定されたパーティション切り替えタイ  
ミングがあると判断した場合には、割り込み処理要求に対応する割り込み処理  
実行期間としての割り込み処理パーティションを、予め設定されたパーティシ  
ョン切り替えタイミングに一致させて設定し、パーティションスケジュールに  
おいて予定された 1 つのパーティションの終了に続く処理として前記 OS の  
20 いずれかにおいて割り込み処理を実行させるプロセス制御を行う構成を有す  
ることを特徴とする情報処理装置。

## 2. 前記プロセス管理手段は、

- 前記割り込み処理パーティションを、割り込み要求発生後の最も早いタイミ  
25 ングのパーティション切り替えタイミングに一致させて設定する処理を実行  
する構成であることを特徴とする請求項 1 に記載の情報処理装置。

## 3. (補正後)

前記プロセス管理手段は、

割り込み処理要求の発生から前記最大許容遅延時間以内に、予め設定されたパーティション切り替えタイミングがないと判断した場合は、実行中のパーティションを中断し、割り込み処理を実行させるプロセス制御を行う構成を有することを特徴とする請求項 1 に記載の情報処理装置。

5

4. 前記複数の OS に基づく処理を実行するプロセッサは並列に動作可能な複数のプロセッサを有する構成であり、

前記プロセス管理手段は、

10 前記複数のプロセッサの各々について、前記パーティションを時間軸に沿ってスケジューリングし、各プロセッサについてのパーティションスケジュールに沿ったパーティション切り替え制御を実行する構成であり、

15 前記割り込み処理パーティションを、前記複数のプロセッサに対応する複数のパーティションスケジュールの 1 つを選択し、該選択したパーティションスケジュール中のパーティション切り替えタイミングに一致させて設定する処理を実行する構成であることを特徴とする請求項 1 に記載の情報処理装置。

5. 前記プロセス管理手段は、

20 複数のパーティションスケジュール中、割り込み要求発生後、最も早いタイミングのパーティション切り替えタイミングを持つパーティションスケジュールを選択し、最も早いタイミングのパーティション切り替えタイミングに一致させて前記割り込み処理パーティションを設定する処理を実行する構成であることを特徴とする請求項 4 に記載の情報処理装置。

6. 前記プロセス管理手段は、

25 割り込み処理要求が最小許容遅延時間の設定された要求である場合において、割り込み処理要求の発生から最小許容遅延時間以後に発生する予め設定されたパーティション切り替えタイミングに一致させて前記割り込み処理パーティションを設定する処理を実行する構成であることを特徴とする請求項 1 に記載の情報処理装置。

7. 前記プロセス管理手段は、

割り込み処理要求に対応する割り込み処理が予め設定されたパーティションスケジュールに規定されたスケジュール済みパーティションにおいて実行可能である場合において、該割り込み処理を前記スケジュール済みパーティションにおいて実行させる処理を行う構成であることを特徴とする請求項1に記載の情報処理装置。

8. 前記複数のOSに基づく処理を実行するプロセッサは並列に動作可能な複数のプロセッサを有する構成であり、

前記プロセス管理手段は、

各プロセッサに対応するプロセス制御を実行するプロセッサ対応のパーティション切り替えモジュールを有する構成であることを特徴とする請求項1に記載の情報処理装置。

9. 前記パーティション切り替えモジュールは、

パーティション切り替えモジュールの対応付けられたプロセッサの処理可能な割り込み要求発生源情報としての割り込みグループ情報を有するとともに、割り込みグループ毎に設定された割り込み要求待ち行列として設定される複数の割り込みグループ別保留キューから前記割り込みグループ情報によって判別されるプロセッサによって処理可能なグループに対応する保留キューに格納された割り込み要求のエントリに関する処理を実行する構成であることを特徴とする請求項8に記載の情報処理装置。

10. (補正後)

複数のオペレーティングシステム(OS)に基づく処理を切り替え制御するプロセス制御方法であり、

割り込み処理要求の発生を検出するステップと、

割り込み処理要求が最大許容遅延時間の設定された割り込み処理要求であ



るか否かを判断する割り込み処理要求態様判断ステップと、

最大許容遅延時間の設定された割り込み処理要求の発生から前記最大許容遅延時間以内に、予め設定されたパーティション切り替えタイミングがあるか否かを判断するタイミング判断ステップと、

- 5 前記最大許容遅延時間以内に、予め設定されたパーティション切り替えタイミングがあると判断した場合には、割り込み処理要求に対応する割り込み処理実行期間としての割り込み処理パーティションを、予め設定されたパーティション切り替えタイミングに一致させて設定する割り込み処理パーティション設定ステップと、

- 10 前記割り込み処理パーティション設定情報に従って、パーティションスケジュールにおいて予定された1つのパーティションの終了に続く処理として前記OSのいずれかにおいて割り込み処理を実行する割り込み処理実行ステップと、

を有することを特徴とするプロセス制御方法。

15

11. 前記割り込み処理パーティション設定ステップは、

前記割り込み処理パーティションを、割り込み要求発生後の最も早いタイミングのパーティション切り替えタイミングに一致させて設定する処理を実行することを特徴とする請求項10に記載のプロセス制御方法。

20

12. (補正後)

前記割り込み処理パーティション設定ステップは、

前記割り込み処理要求態様判断ステップにおいて、割り込み処理要求が最大許容遅延時間の設定された割り込み処理要求であると判断され、かつ、前記タイミング判断ステップにおいて、前記最大許容遅延時間以内に、予め設定されたパーティション切り替えタイミングがないと判断された場合、

25

実行中のパーティションを中断し、中断部に割り込み処理パーティションを設定することを特徴とする請求項10に記載のプロセス制御方法。

13. 前記プロセス制御方法は、さらに、

前記複数のOSに基づく処理を実行する複数のプロセッサの各々について、  
前記パーティションを時間軸に沿ってスケジューリングし、各プロセッサにつ  
いてのパーティションスケジュールに沿ったパーティション切り替え制御を

5 実行するステップを有し、

前記割り込み処理パーティション設定ステップは、

前記複数のプロセッサに対応する複数のパーティションスケジュールの1  
つを選択し、該選択したパーティションスケジュール中のパーティション切り  
替えタイミングに一致させて割り込み処理パーティションを設定することを

10 特徴とする請求項10に記載のプロセス制御方法。

14. 前記割り込み処理パーティション設定ステップは、

複数のパーティションスケジュール中、割り込み要求発生後、最も早いタイ  
ミングのパーティション切り替えタイミングを持つパーティションスケジュー  
15 ルを選択し、最も早いタイミングのパーティション切り替えタイミングに一  
致させて前記割り込み処理パーティションを設定する処理を実行することを  
特徴とする請求項13に記載のプロセス制御方法。

15. 前記割り込み処理パーティション設定ステップは、

20 割り込み処理要求が最小許容遅延時間の設定された要求である場合におい  
て、割り込み処理要求の発生から最小許容遅延時間以後に発生する予め設定さ  
れたパーティション切り替えタイミングに一致させて前記割り込み処理パー  
ティションを設定する処理を実行する構成であることを特徴とする請求項1  
0に記載のプロセス制御方法。

25

16. 前記プロセス制御方法は、さらに、

割り込み処理要求に対応する割り込み処理が予め設定されたパーティシ  
ョンスケジュールに規定されたスケジュール済みパーティションにおいて実行  
可能である場合において、該割り込み処理を前記スケジュール済みパーティシ

ョンにおいて実行させるステップを有することを特徴とする請求項10に記載のプロセス制御方法。

17. (補正後)

- 5 複数のオペレーティングシステム(OS)に基づく処理を切り替え制御するプロセス制御を実行するコンピュータ・プログラムであり、
- 割り込み処理要求の発生を検出するステップと、
- 割り込み処理要求が最大許容遅延時間の設定された割り込み処理要求であるか否かを判断する割り込み処理要求態様判断ステップと、
- 10 最大許容遅延時間の設定された割り込み処理要求の発生から前記最大許容遅延時間以内に、予め設定されたパーティション切り替えタイミングがあるか否かを判断するタイミング判断ステップと、
- 前記最大許容遅延時間以内に、予め設定されたパーティション切り替えタイミングがあると判断した場合には、割り込み処理要求に対応する割り込み処理
- 15 実行期間としての割り込み処理パーティションを、予め設定されたパーティション切り替えタイミングに一致させて設定する割り込み処理パーティション設定ステップと、
- 前記割り込み処理パーティション設定情報に従って、パーティションスケジュールにおいて予定された1つのパーティションの終了に続く処理として前
- 20 記OSのいずれかにおいて割り込み処理を実行する割り込み処理実行ステップと、
- を有することを特徴とするコンピュータ・プログラム。

## 条約第 19 条 (1) に基づく説明書

## (1) 請求の範囲の補正について

補正は、本発明の構成が、「最大許容遅延時間の設定された割り込み処理要求の発生から最大許容遅延時間以内に、予め設定されたパーティション切り替えタイミングがあるか否かを判断し、最大許容遅延時間以内に、予め設定されたパーティション切り替えタイミングがあると判断した場合には、割り込み処理要求に対応する割り込み処理実行期間としての割り込み処理パーティションを、予め設定されたパーティション切り替えタイミングに一致させて設定し、パーティションスケジュールにおいて予定された 1 つのパーティションの終了に続く処理として割り込み処理を実行させる制御を行う」構成であることを明確にしたものです。

本構成については、例えば明細書第 18 頁第 1 行～第 6 行、第 29 頁第 23 行～第 25 行等に記載があり、これら明細書中の記載に基づく補正を行ったものであります。

## (2) 引用文献との差異について

国際調査報告に示された特開 2001-282558 には、遅延要求キューから要求を取り出す遅延要求割り込みハンドラについて、特開平 6-250850 には、2 台以上の CPU を備えたシステムにおける割り込み受け付けに関する記述があります。しかし、いずれの文献にも、最大遅延時間の設定された割り込みの処理については記述されていません。

本発明は、今回の補正によって明確にしたように、最大遅延時間の設定された割り込みに対する特定の処理を行なう構成を持ち、遅延の許容されない割り込み処理に対して、請求項に記載した処理を実行することにより、処理エラーの発生を防止した構成を有するものであります。

以上

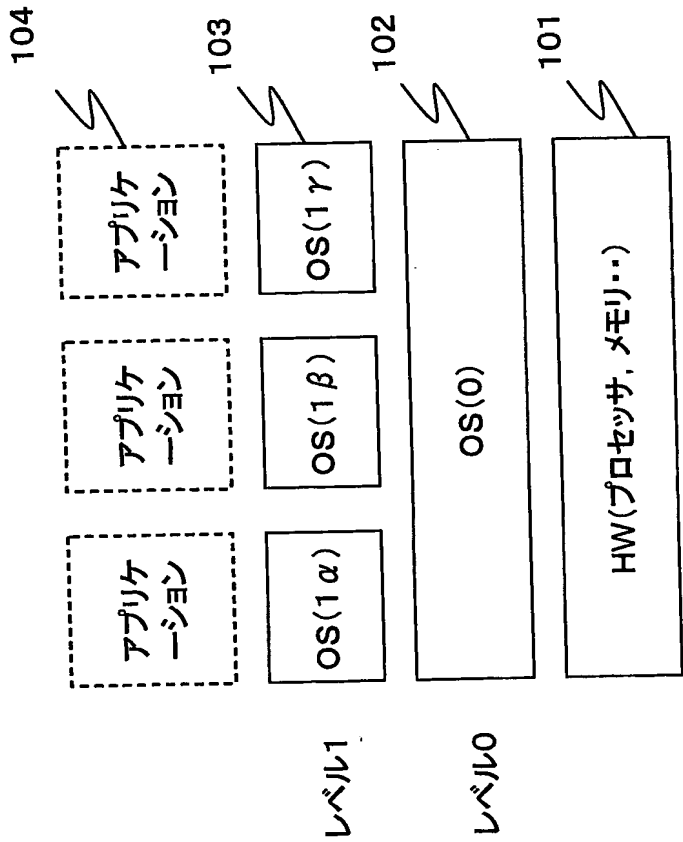
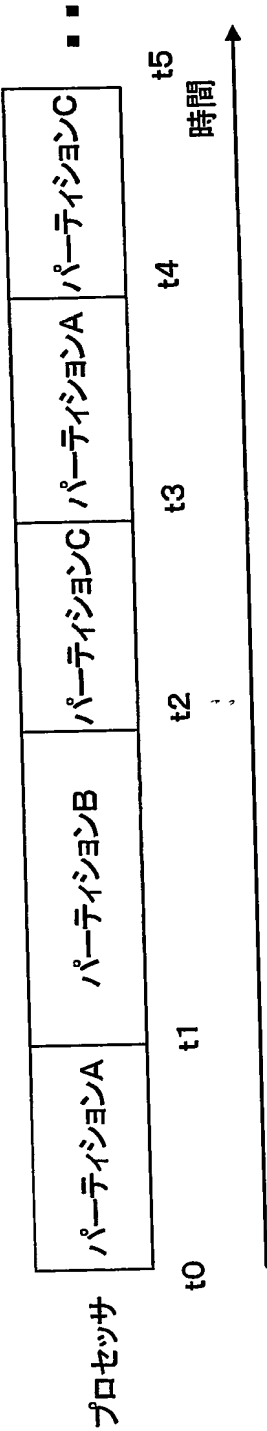


Fig.1

(a) 単一プロセッサシステムにおけるパーティションスケジュールリング例



(b) 複数プロセッサシステムにおけるパーティションスケジュールリング例

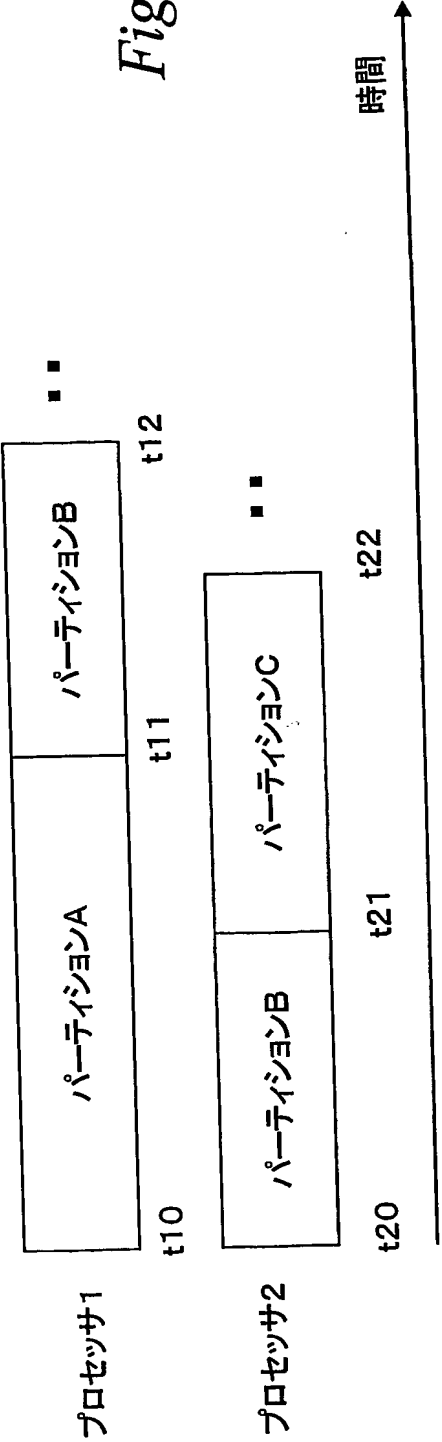


Fig. 2

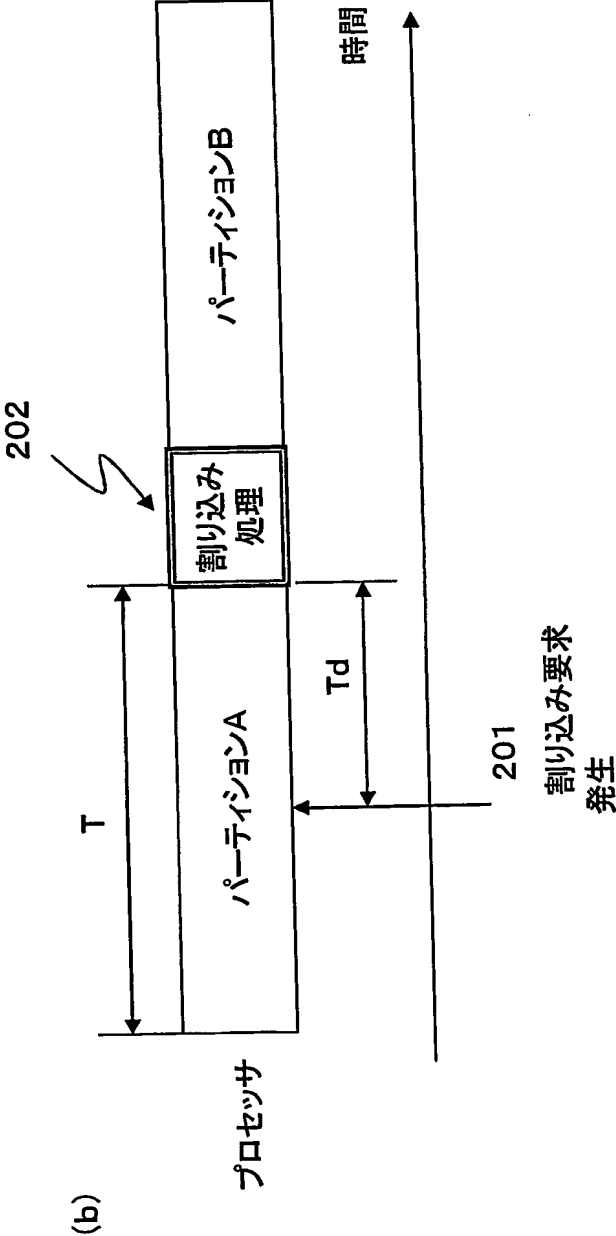
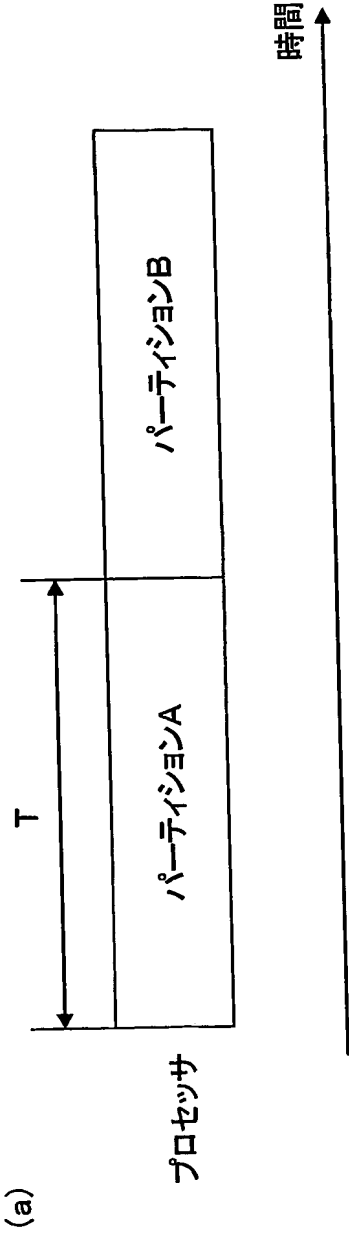


Fig.3

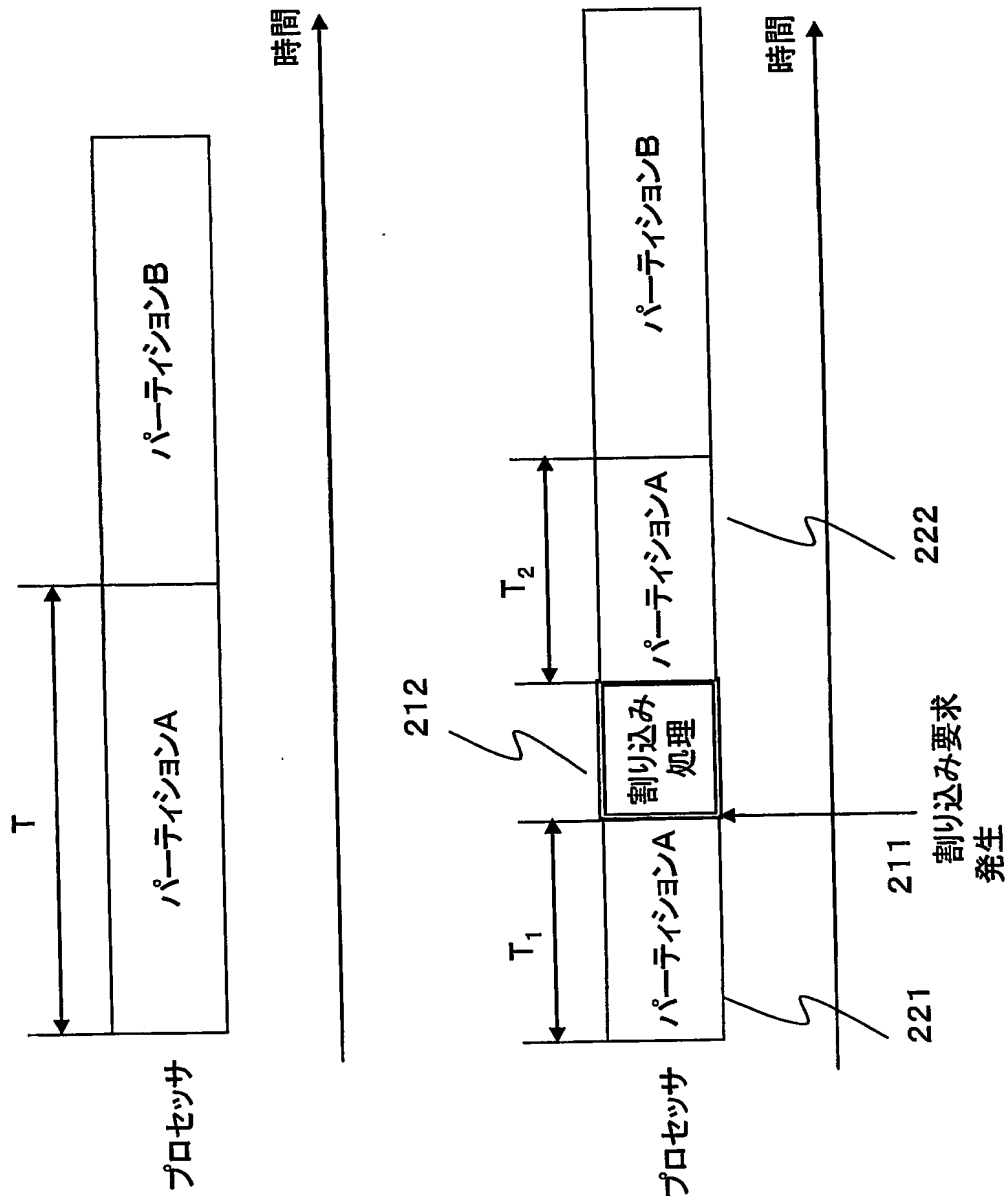


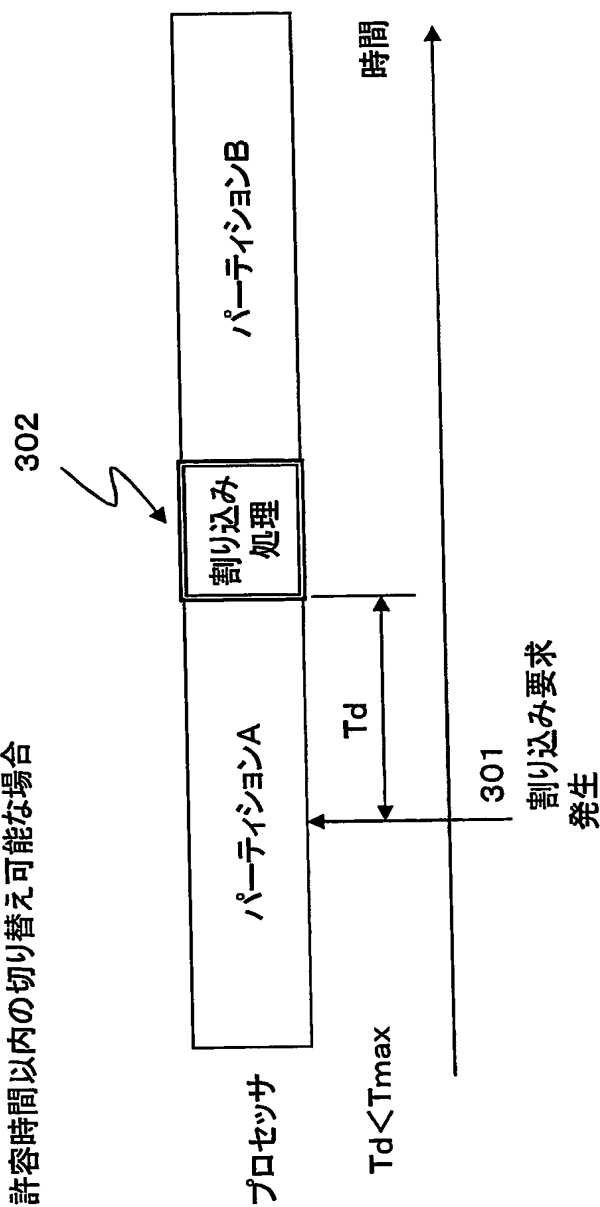
Fig.4



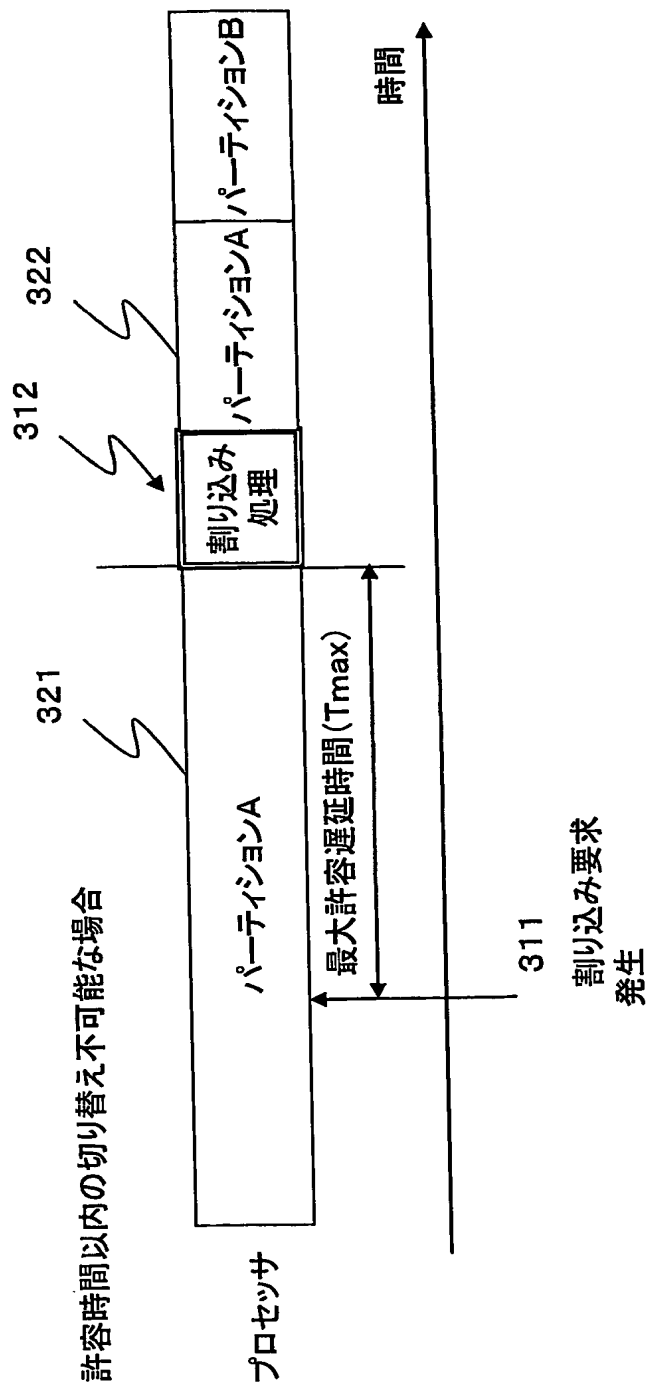
5/18

Fig.5

(a) 許容時間以内の切り替え可能な場合



(b) 許容時間以内の切り替え不可能な場合



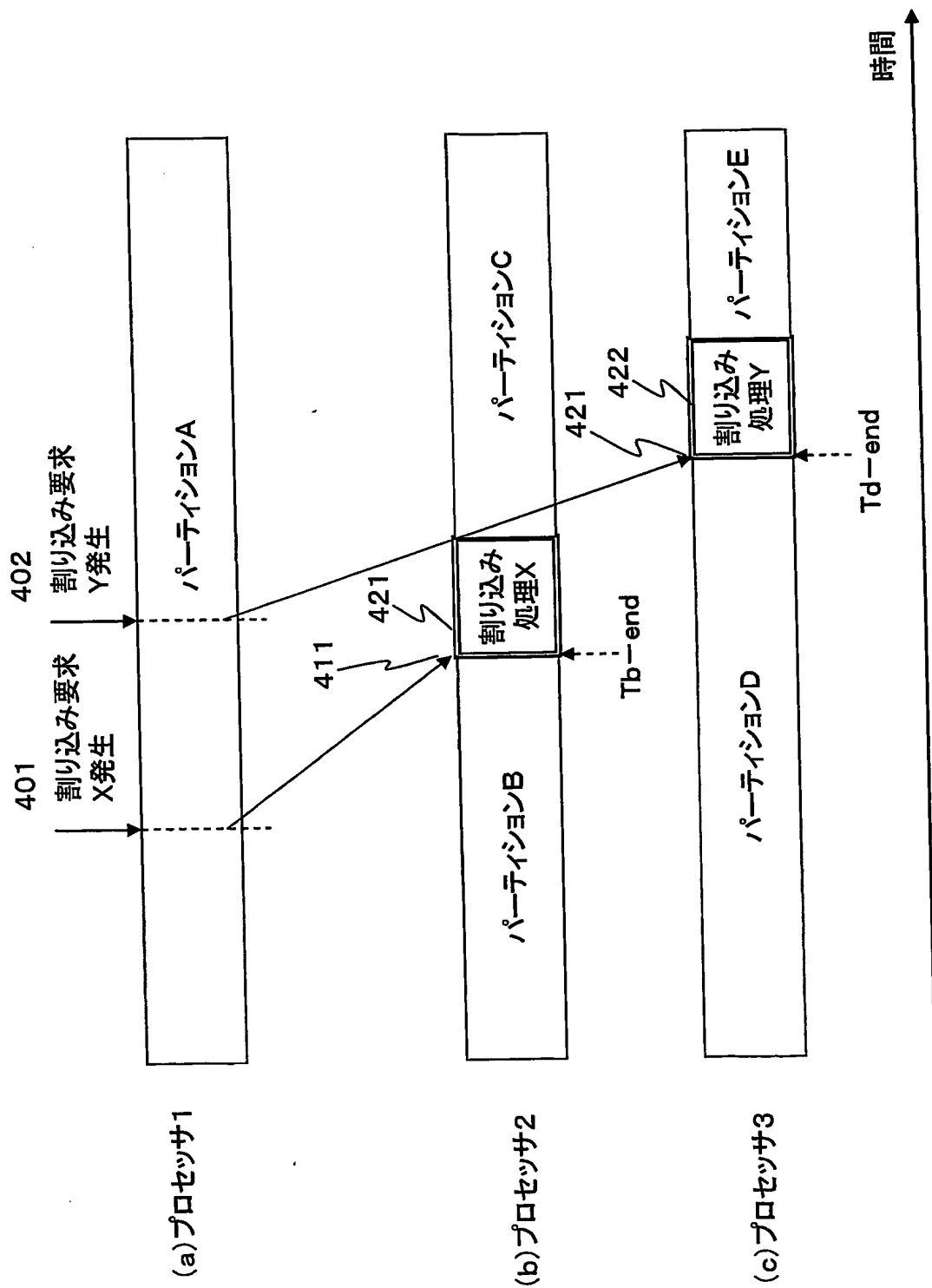


Fig.6

7/18

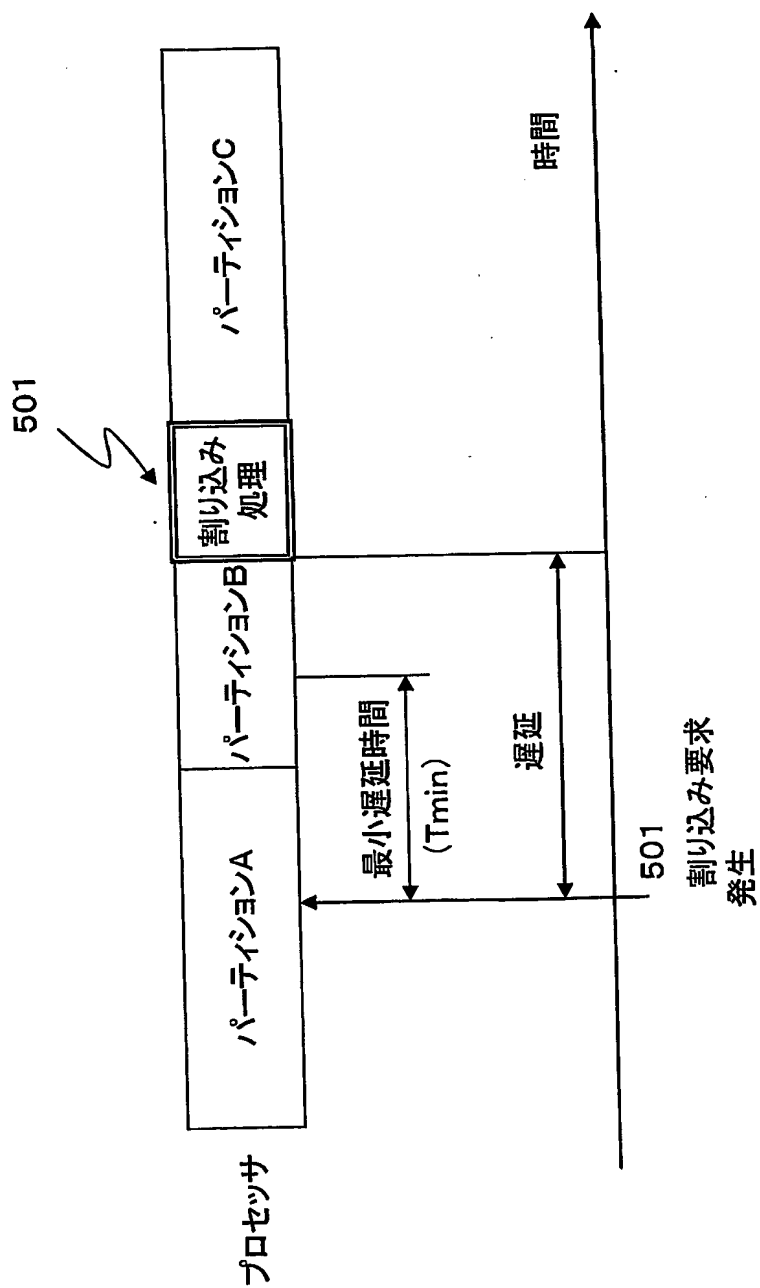


Fig. 7

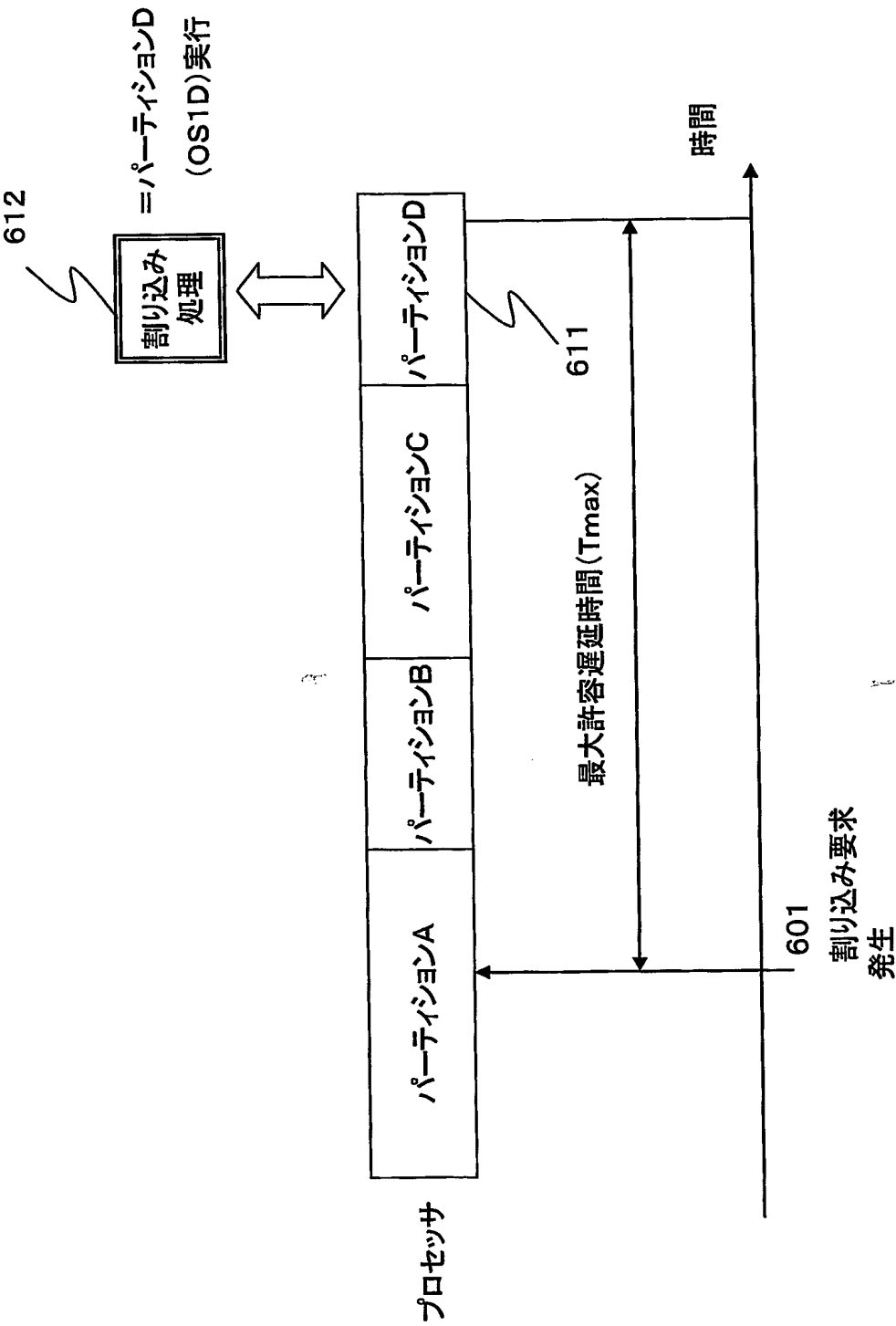


Fig. 8

9/18

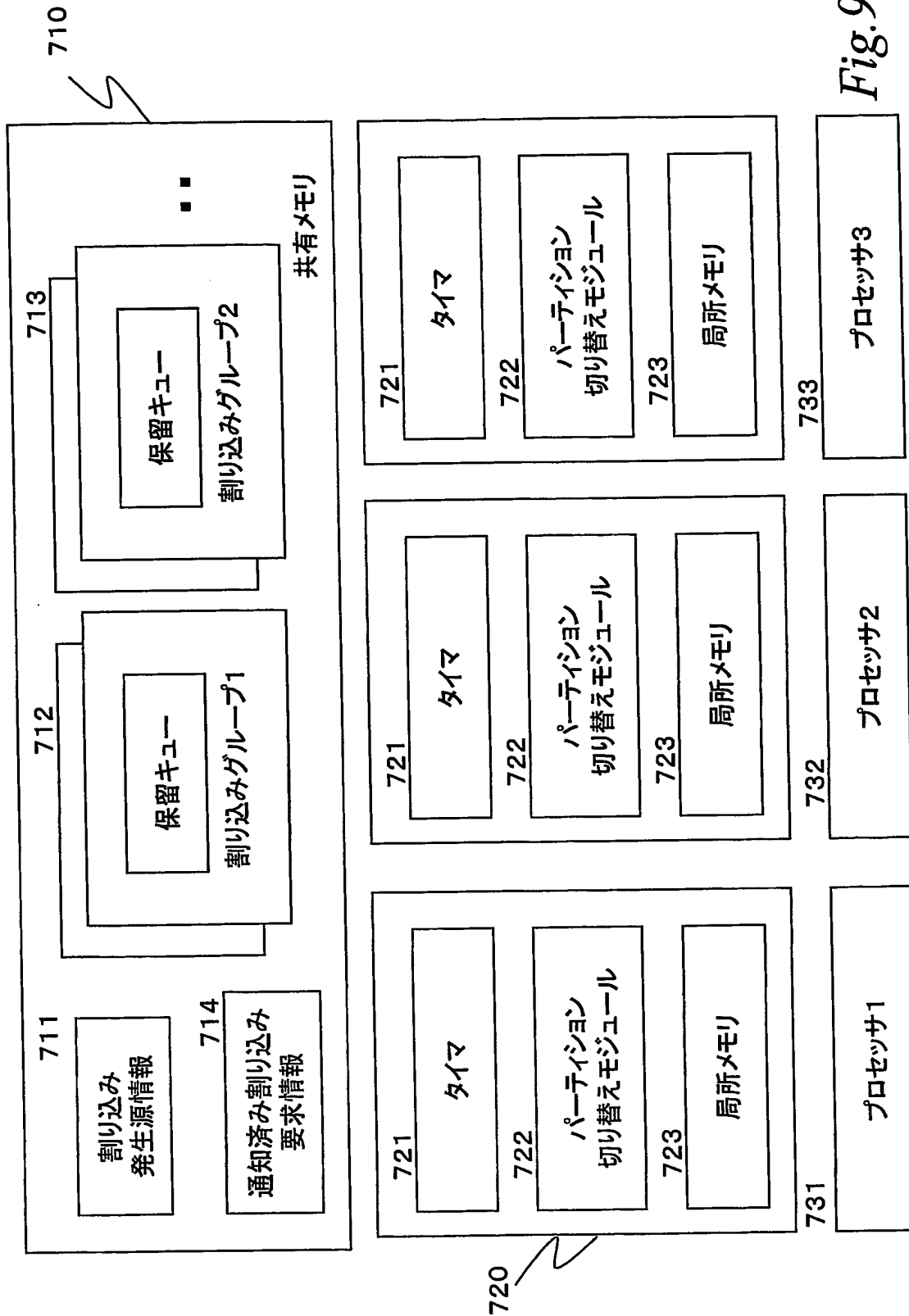


Fig. 9

10/18

割り込み発生源	割り込み グループ番号	割り込み処理 パーティションID	最大許容遅延時間	最小許容遅延時間
ネットワークI/F	1	00031abc77	00:00:02.44'21"	00:00:00.12'21"
:	:	:	:	:

Fig.10

割り込みグループ番号	割り込み発生源
1	割り込み発生源a, b, c
2	割り込み発生源d, e, f
3	割り込み発生源g, h, i
:	:

Fig.11

12/18

割り込み要求ID	最大許容遅延時間	最小許容遅延時間
023ab....d75	00:00:02.44'21"	00:00:00.12'21"
:	:	:
131cd....e32	00:01:21.23'22"	00:00:00.23'31"

Fig.12



現行パーティションID	割り込みグループ	パーティション コンテキスト
00021abc77	1, 3	レジスタ設定値、 通知済み割り込み集合 予測起動時刻
001232bc21	2	
:	:	
01432ead11	1	

Fig.13

14/18

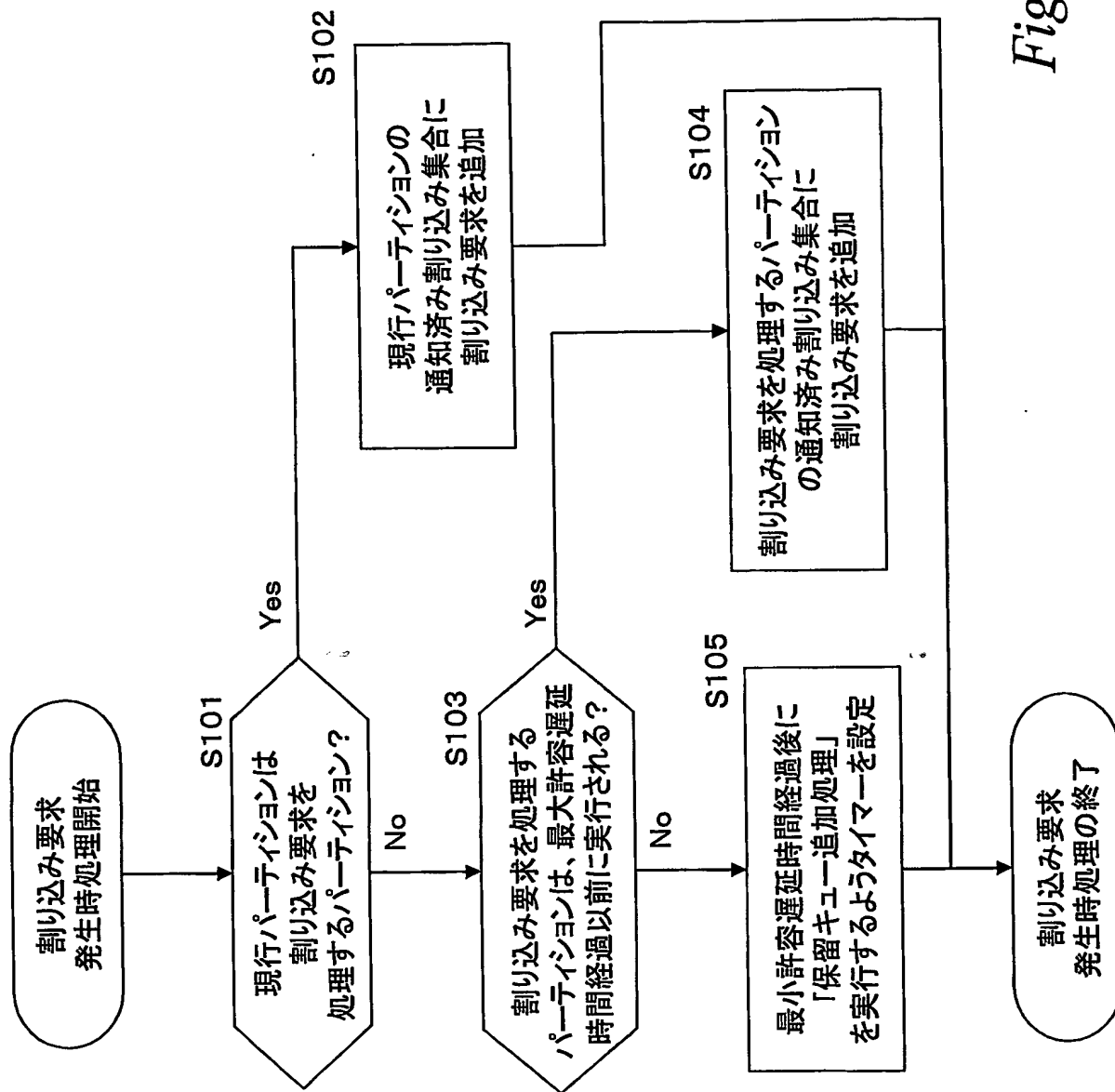


Fig. 14

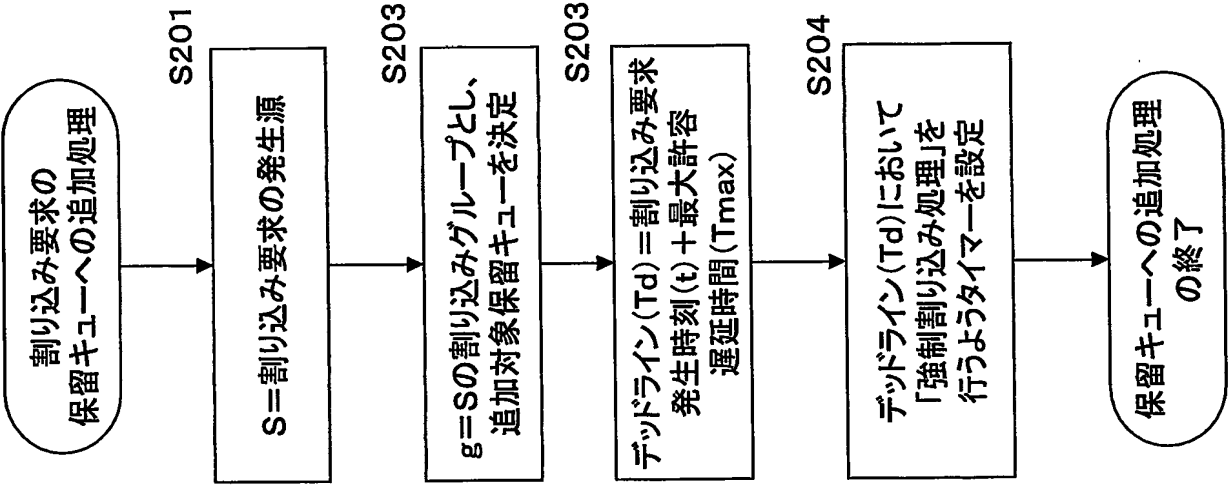
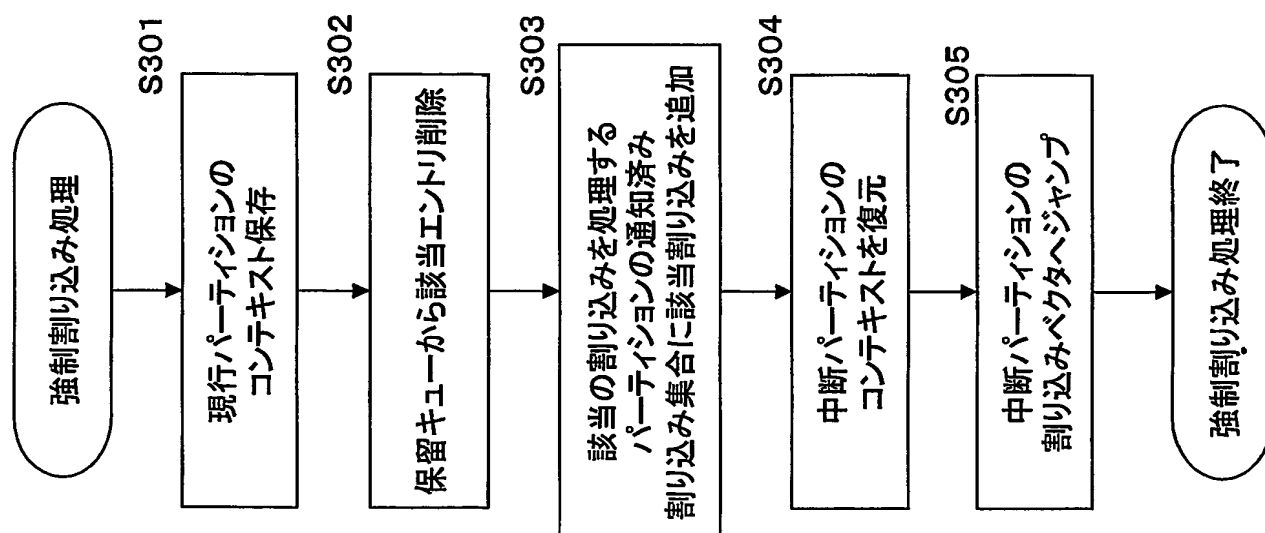


Fig.15

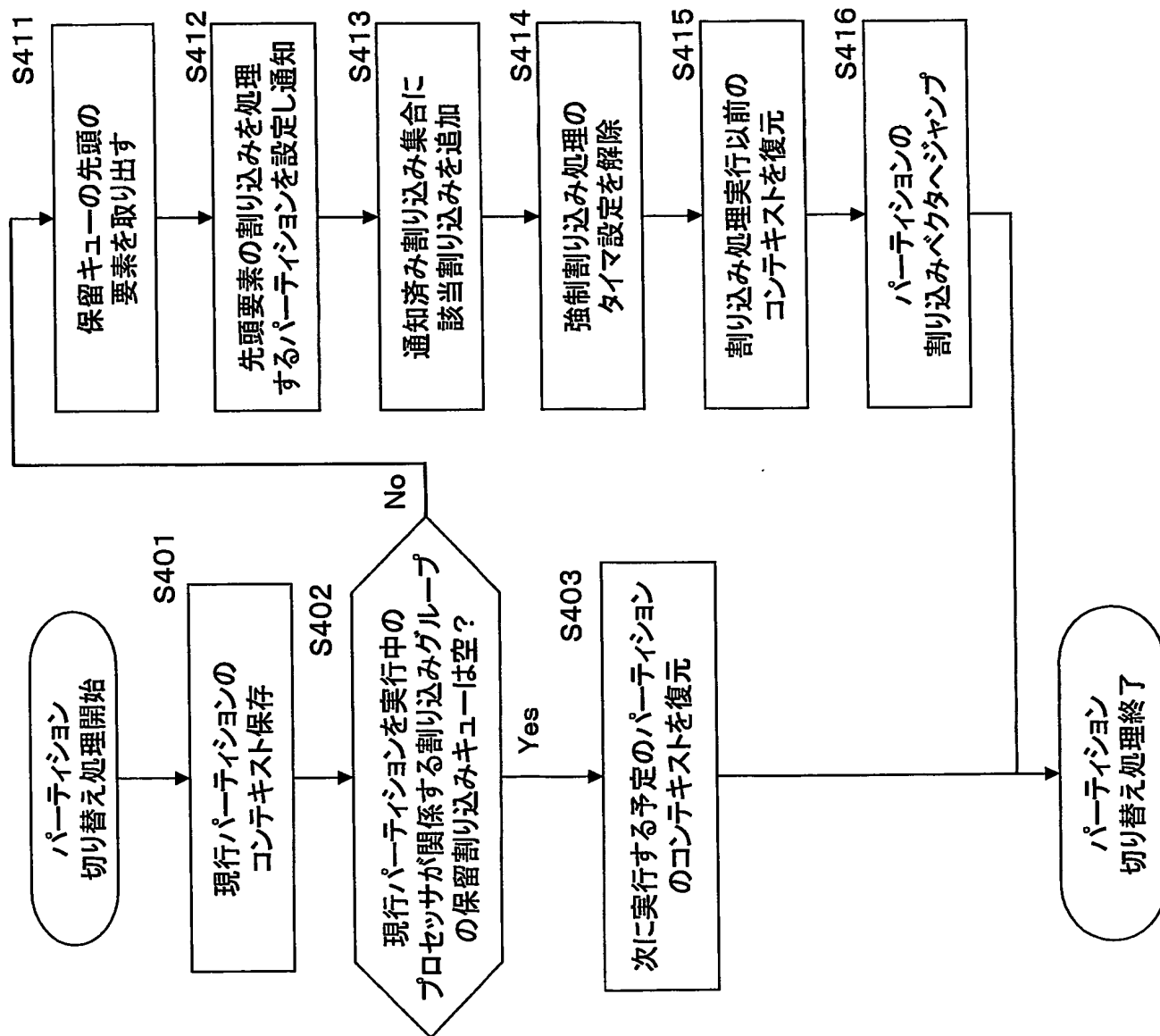
16/18

Fig. 16



17/18

Fig. 17



18/18

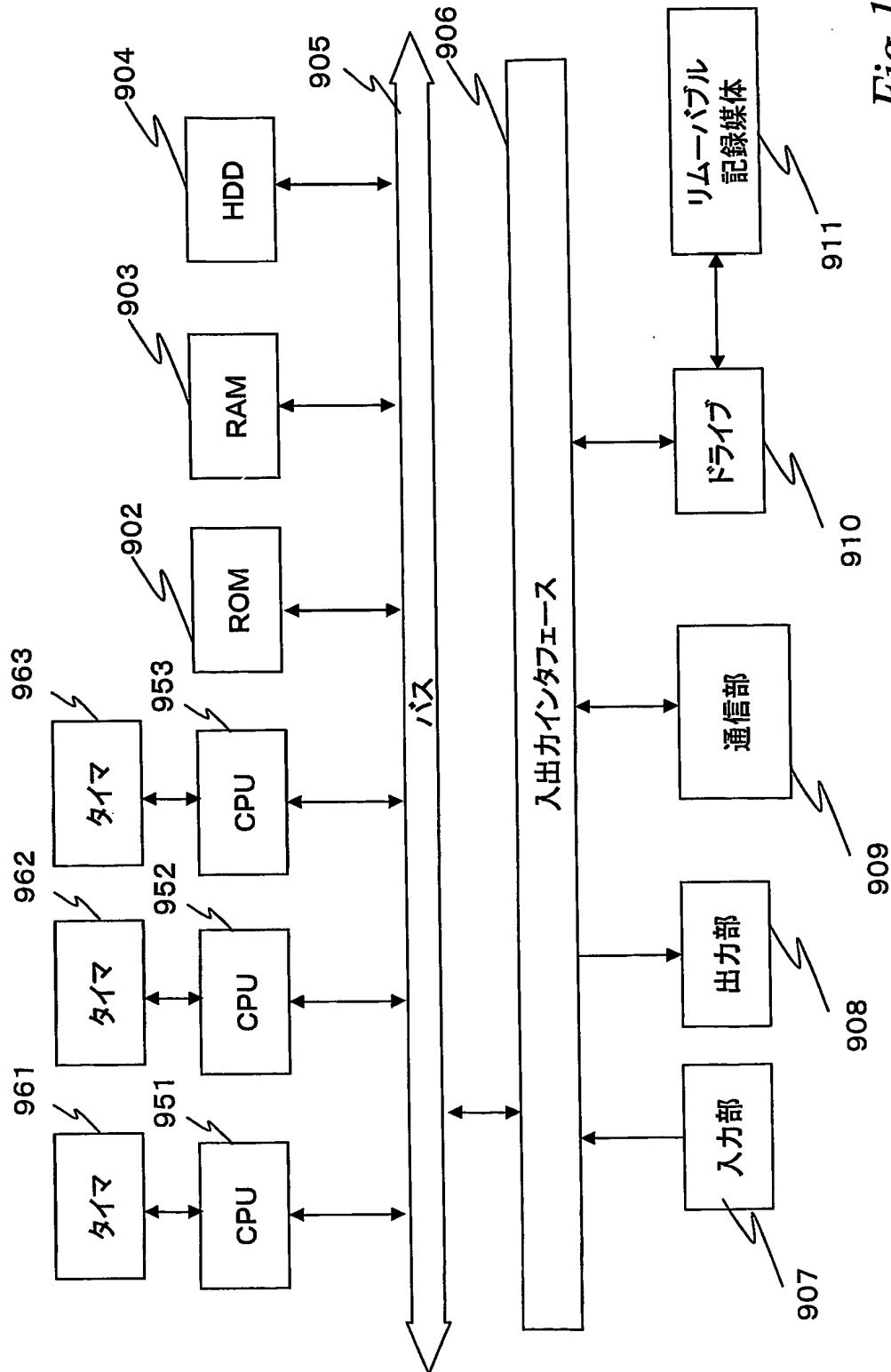


Fig. 18

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> G06F9/46

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> G06F9/46-9/54

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
 日本国公開実用新案公報 1971-2004年  
 日本国登録実用新案公報 1994-2004年  
 日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2001-282558 A (株式会社日立製作所) 2001. 10. 12, 段落番号0016, 0028, 0082- 0089 (ファミリーなし)	1-2, 7-11, 13-14, 16-17
Y A		4-5 3, 6, 12, 15
Y	JP 6-250850 A (株式会社日立製作所) 1994. 09. 09, 全文 (ファミリーなし)	4-5

☒ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」 口頭による開示、使用、展示等に言及する文献  
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」 同一パテントファミリー文献

国際調査を完了した日

30. 06. 04

国際調査報告の発送日

13. 7. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)  
 郵便番号100-8915  
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

殿川 雅也

5 B 9646

電話番号 03-3581-1101 内線 6912

C (続き). 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2003-36176 A (ソニー株式会社) 2003. 02. 07, 全文 (ファミリーなし)	3, 6, 12, 15
A	JP 1-241631 A (インターナショナル・ビジネス・マ シーンズ・コーポレーション) 1989. 09. 26, 全文 & US 4912628 A & EP 333617 A2	1-17
A	ARON, M. Soft Timers: Efficient Microsecond Software Timer Support for Network Processing. ACM Transactions on Computer Systems, August 2000, Vol. 18, No. 3, pages 197-228.	1-17